MEMORIAS DE SEMICONDUCTOR

NUEVAS TECNOLOGIAS

BIBLIOTECA DE ELECTRONICA/INFORMATICA





BIBLIOTECA DE ELECTRONICA/INFORMATICA

MEMORIAS DE SEMICONDUCTOR



Esta obra es una nueva edición actualizada y ampliada de la obra originalmente publicada por Marcombo, S.A. de Boixareu editores, con el título de «Aplicaciones de la Electrónica»

El contenido de la presente obra ha sido realizado por Marcombo, S.A. de Boixareu editores, bajo la dirección técnica de José Mompin Poblet, director de la revista «Mundo Electrónico»

ISBN 84-7634-485-6 (Obra completa)
ISBN 84-7634-683-2 (Vol. 30)
D.L.: B. 23679-1986

Impreso y encuadernado por
Printer industria gráfica sa Provenza, 388 08025 Barcelona
Sant Vicenç dels Horts 1986

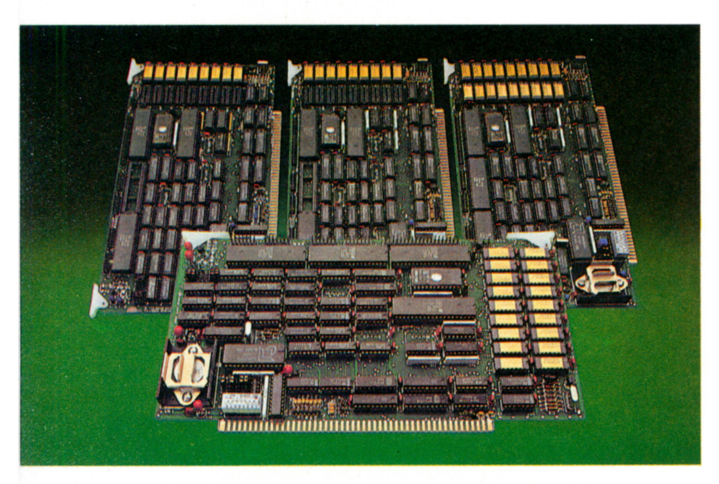
Printed in Spain

Memorias de semiconductor

¿QUE ES LA MEMORIA ELECTRONICA?

Para adquirir informaciones, tratarlas y almacenarlas, los sistemas electrónicos precisan de dispositivos adecuados: entre ellos se encuentran las *memorias.* Pero ¿qué es memorizar?

Memorizar es guardar cierta información durante un tiempo determinado para que pueda ser usada posteriormente cuando sea preciso.



Las memorias de semiconductor están presentes en muchos circuitos electrónicos, especialmente cuando interesa programar unas condiciones prefijadas de trabajo.

El hombre tiene en su cerebro una facultad por la cual es capaz de guardar información que posteriormente puede recordar cuando le es necesario. Esta información es recibida por el cerebro a través de las terminaciones nerviosas de los sentidos y es almacenada en él.

En los sistemas electrónicos complejos, principalmente

calculadoras y ordenadores, la facultad de almacenar información durante intervalos de tiempo apropiados constituye una capacidad de importancia capital para que dicho ordenador pueda efectuar determinados tipos de trabajo. Antiguamente los ordenadores disponían de sistemas de almacenamiento de información basados en *ferritas toroidales*, de forma que por medio de los impulsos eléctricos que circulaban por conductores debidamente alineados el grado de magnetización de las ferritas se modificaba y se mantenía la orientación apropiada hasta que una nueva señal se encargara de modificar dicho estado.

Pero no es de este tipo de memorias del que va a ocuparse este libro, sino de las *memorias de semiconductor,* esto es, de las memorias electrónicas por excelencia.

Los sistemas combinacionales estudiados con anterioridad no son capaces de almacenar información alguna. Los «0» y los «1» lógicos, no podían depositarse en ningún dispositivo capaz de almacenarlos.

Cada vez que en un sistema combinacional varía sus entradas, las salidas varían también según la forma prevista. Un dispositivo capaz de mantener sus salidas constante-

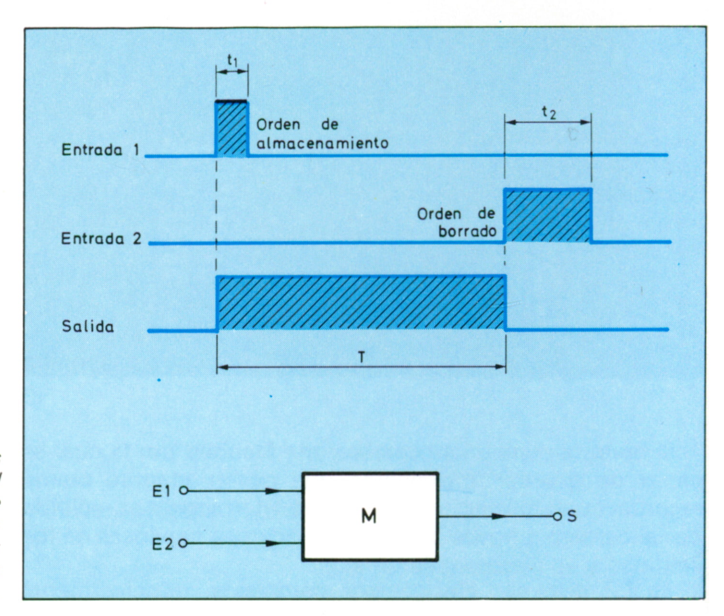


Diagrama de tiempos básico de una unidad elemental de memorización «M», en la que se puede almacenar y borrar una determinada información.

mente a «0» o a «1», habiéndoles proporcionado una cierta información de «0» o «1» en sus entradas, es lo que se entiende por memoria electrónica. Para poder mejorar el método de trabajo de un dispositivo así se requerirá también que la información guardada pueda ser *leída* o cambiada cuando interese.

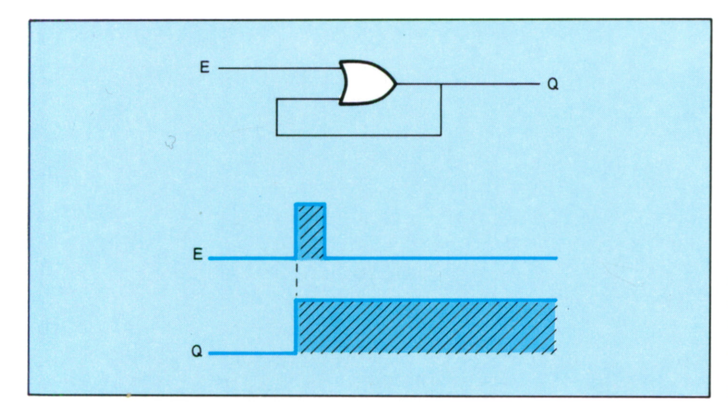


Figura 3. Célula elemental de almacenamiento de información, con una puerta tipo OR y diagrama de tiempos respectivo.

Más en detalle, si se considera un dispositivo al que se le aplica un impulso de duración t_1 y su salida modifica su estado durante tiempo indefinido, se podrá decir que este dispositivo ha memorizado el impulso de duración t_1. Si al cabo de un cierto tiempo T se le aplica otro impulso de duración t_2 y el estado de salida del dispositivo vuelve al nivel original, se dirá que la información anterior ha sido borrada. La célula o unidad así expresada tiene las dos cualidades fundamentales que debe disponer un dispositivo que pueda ser considerado capaz de memorizar, eso es, puede guardar y borrar una determinada información.

La implantación física de tales células es sencilla. Considérese la configuración lógica de una puerta OR en la que la salida se realimenta directamente a una de las entradas; tal dispositivo permitirá almacenar información, como se señala en el diagrama de tiempos de la figura 3.

Para conseguir borrar o restablecer el estado inicial será preciso disponer de una segunda entrada a la cual poder aplicar un impulso de borrado. Una estructura sencilla como la mostrada en la figura 4 posee estas características.

Dos puertas NOR convenientemente conectadas presentan un diagrama de tiempos como el que aparece en dicha figura. Dado que la entrada *A* pone a «1» la salida *Q*, se le denomina entrada SET. Por el contrario, la entrada B que pone a «0» la salida *Q* se le llama entrada de RESET. En general una célula elemental de memoria deberá disponer de patillas de acceso para la información el control y la salida.

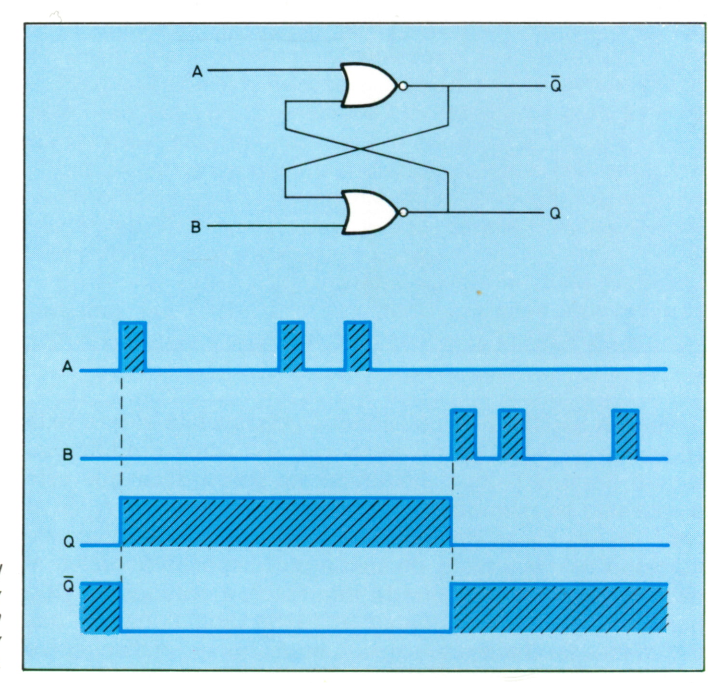


Figura 4. Célula elemental de almacenamiento y borrado de información con puertas NOR, y diagrama de tiempos.

Entradas de información (figura 6).

Entrada *S*, mediante la que se pone a «1» la salida *Q*.
Entrada *R*, mediante la que se pone a «0» la salida *Q*.

Señales de control

Señal *CK*, señal de reloj de frecuencia fija, responsable del sincronismo.

Señal *PT,* pone a «1» la salida *Q* cualquiera que sea la información en las entradas.

Señal *CR,* pone a «0» la salida *Q* cualquiera que sea la información en las entradas.



Circuitos integrados que combinan en un mismo chip dispositivos de alta tensión, con elementos de pequeña señal. En primer término se observa una amplificación de una de las máscaras que contribuyen a la formación del circuito. En el centro se observan los diferentes chips que se forman a partir de una oblea. (Cortesía: General Electric).

Salidas Q y $\bar{Q}$

Q y *Q*. En estos terminales, tienen siempre informaciones opuestas.

En este primer apartado se ha pretendido presentar el

concepto de memoria electrónica y se han formulado los principios básicos que permitirán acceder al estudio y conocimiento de las *memorias electrónicas integradas*, que son dispositivos fundamentales en los ordenadores o cualquier sistema inteligente utilizado para el control de procesos, en metrología, en informática, biomedicina, instrumentación digital, etc.

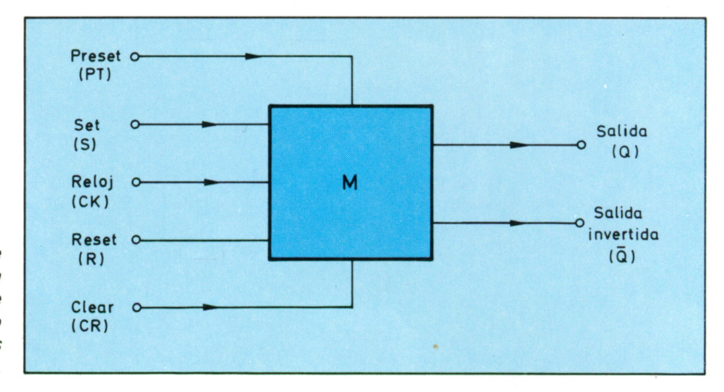


Figura 6. Estructura de bloque básica de una célula de memoria. Se presentan las cinco entradas típicas y las dos salidas.

A lo largo del presente libro se introducirá al lector, a través del estudio de los biestables o *flip-flops*, en el conocimiento de las memorias estudiando detalladamente los distintos tipos existentes así como sus diferentes tecnologías.

LOS BIESTABLES O FLIP-FLOPS COMO CELULAS ELEMENTALES DE MEMORIA

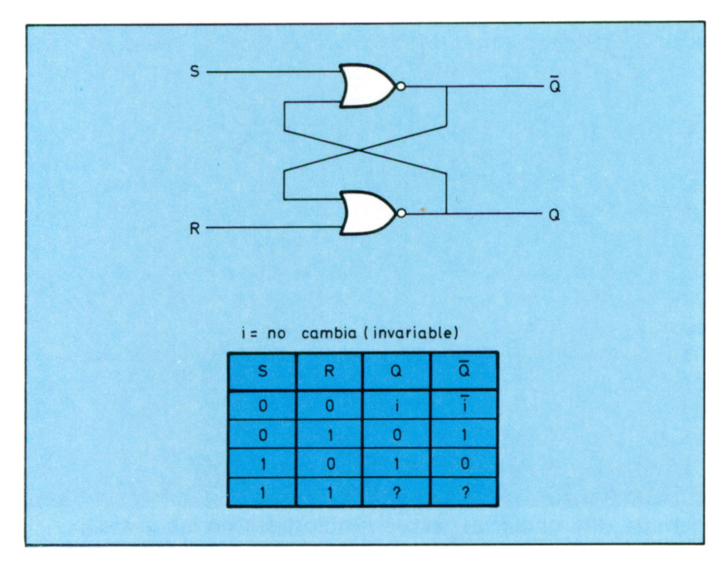
En el apartado anterior se ha expuesto la estructura lógica de la célula elemental que tiene las dos características imprescindibles para que pueda ser considerada como unidad de memoria ya que permite que se le pueda introducir una información para que pueda ser guardada y también para que pueda ser borrada.

La báscula más sencilla de todas es la llamada *báscula RS* en donde las entradas *R* y *S* tienen las funciones señaladas en el apartado anterior, esto es, poner a «0» y a «1»,

respectivamente, la salida Q y los niveles lógicos opuestos, por ello se tiene la salida $\bar{Q}$ (figura 7).

> *Los significados castellanos de las palabras anglosajonas «Set» y «Reset» son respectivamente «puesta en marcha» y «puesta a cero».*

Considérese de nuevo la báscula *RS* constituida por dos puestas NOR. Cuando se aplica un «1» a la entrada *S* de la puerta superior, se obtendrá un «0» en la salida $\bar{Q}$, que aplicado a una de las entradas de la puerta NOR inferior,



S	R	Q	$\bar{Q}$
0	0	i	$\bar{i}$
0	1	0	1
1	0	1	0
1	1	?	?

Figura 7. En la parte superior se presenta el esquema lógico de una báscula RS, y en la inferior la tabla de verdad de la misma.

proporcionará, junto con el otro «0» presente en la entrada *R*, un «1» en la salida *Q*. A partir de este instante, aunque desaparezca el nivel alto del impulso aplicado a la entrada *S*, el «0» presente en la salida $\bar{Q}$ seguirá forzando un «1» en la salida *Q*. Cualquier otro impulso que pueda ser enviado a la báscula a través de su entrada *S*, no influirá para nada en los niveles lógicos de la salida de la báscula.

Si por el contrario, a través de la entrada *R*, también llamada *Reset* como se dijo, se le aplica ahora un impulso, la salida *Q* de la báscula pasará a «0», con lo que la información anteriormente almacenada habrá sido borrada. Este «0» presente en la salida *Q*, junto con el «0» presente en la entrada *S* de la báscula, forzará un «1» en la salida $\bar{Q}$. Cualquier otro impulso que pueda introducirse en la báscula a través de la entrada *R*, dejará absolutamente invariable los estados lógicos de la misma.

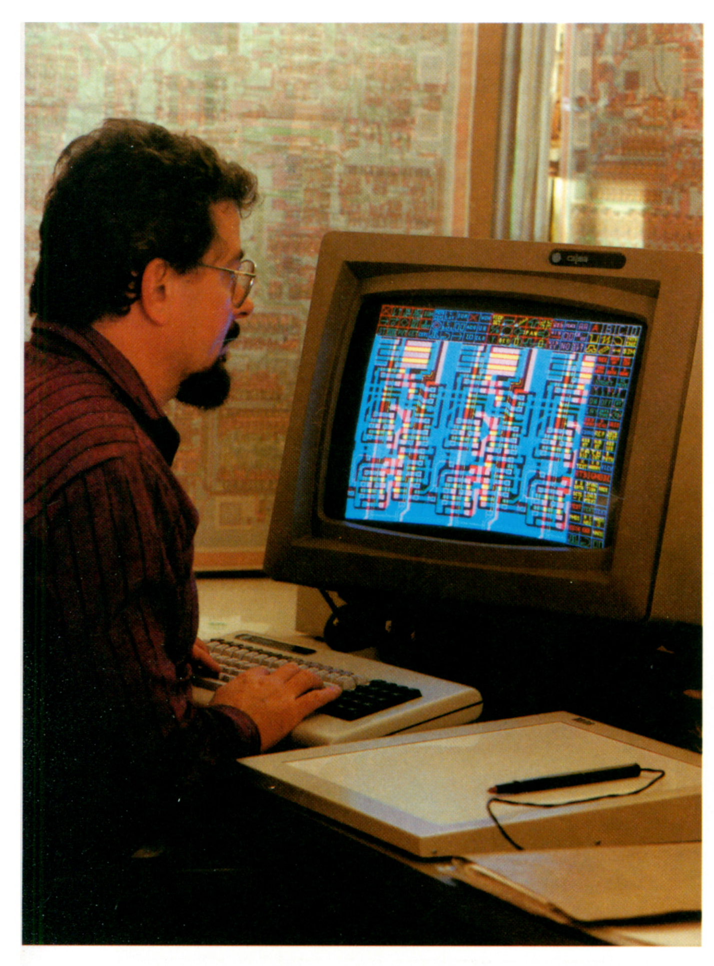
Obsérvese que si en las entradas *S* y *R* aparecen simultáneamente dos «1» lógicos, se produce una combinación por la cual la báscula deja de tener sus características de biestable, ya que se produciría una situación tal en la que tanto *Q* como $\bar{Q}$ estarían indefinidamente a «0», con lo cual esta combinación queda invalidada.

Se ha estudiado con detalle este tipo de báscula por ser la estructura básica a partir de la cual se puede comprender el funcionamiento de todas las demás.

En la descripción efectuada, referida a la báscula *RS*, se ha podido comprobar cómo se modifican los niveles lógicos de salida en función de la modificación de los niveles lógicos de las entradas y en función de los propios estados lógicos de las salidas. No obstante, no solamente se puede efectuar una transición de los estados de salida modificando los niveles de las entradas, sino que hay dispositivos que modifican sus estados de salida en función de los flancos de cambio de estado, ya sea en el paso de «0» a «1» lógico, en cuyo caso, el flanco activo será el de bajada o al revés. A este tipo de básculas, se las denomina *accionadas por flancos*, distintas de las del tipo cuya fenomenología ha sido expuesta hasta aquí, que se denominan *accionadas por niveles.*

Antes de pasar al estudio de otros tipos de básculas, conviene seguir con una serie de clasificaciones previas que permite diferenciar aspectos funcionales de las mismas.

La báscula estudiada es una báscula de tipo *asíncrono*, es decir, sus estados lógicos de salida y sus entradas no guardan ningún ritmo ni cadencia preestablecido. No obstante, ya en el apartado primero, cuando se introdujo la célula elemental de memoria, se señaló la conveniencia de que éstas dispusieran de una señal de control proporcionada por un *reloj*. A las básculas, cuya entrada de información está relacionada íntimamente con la cadencia o frecuencia de la señal que proporciona un oscilador se las llama



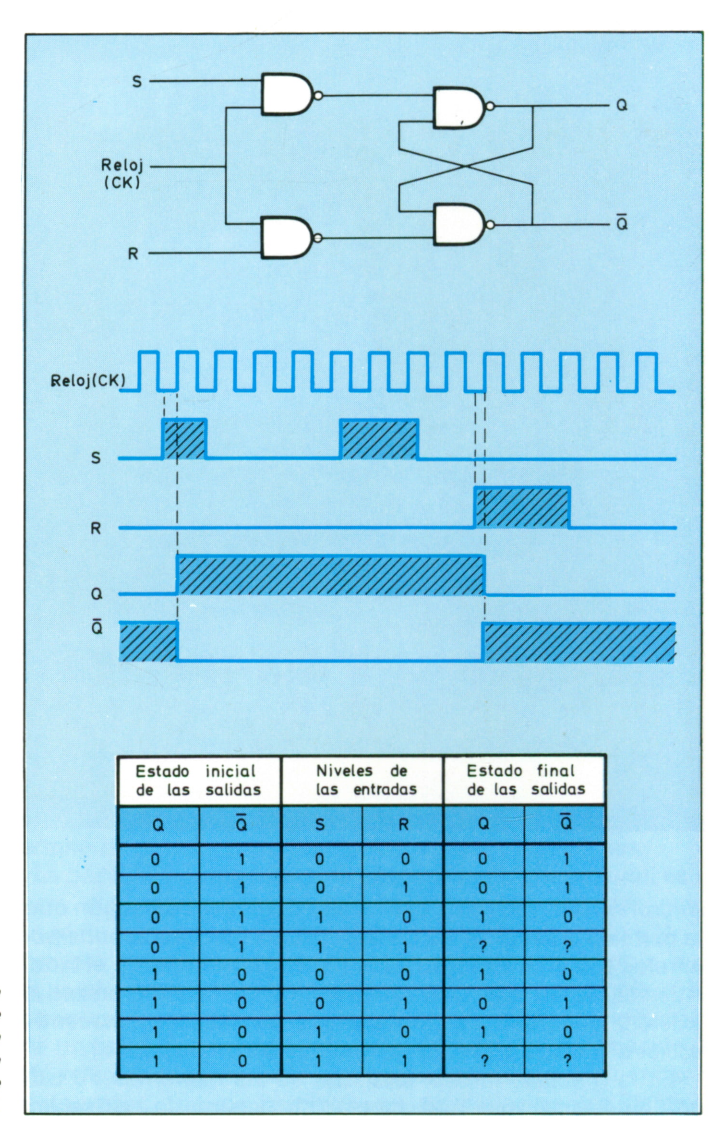
El diseño de circuitos integrados mediante computador (CAD), permite sistematizar el proceso y efectuar de forma rápida cualquier modificación. Se puede representar en pantalla y ampliar cualquier sección del circuito, incluso colorear de forma diferente cada máscara que determina los distintos procesos de fabricación.
(Cortesía: AEG)

sincronizadas, y lo serán por niveles o por flancos, según que la parte de la señal activa de la frecuencia proporcionada por el reloj, sea el nivel lógico o el flanco de cambio de estado. Además de las básculas asíncronas y de las sincronizadas existen, en orden de importancia, las básculas *maestro-esclavo* (master-slave en denominación anglosajona).

En la práctica, la casi totalidad de las memorias de uso corriente son sincronizadas, por lo que a partir de aquí se van

a referir básculas que son capaces de almacenar información atendiendo al ritmo marcado por un reloj.

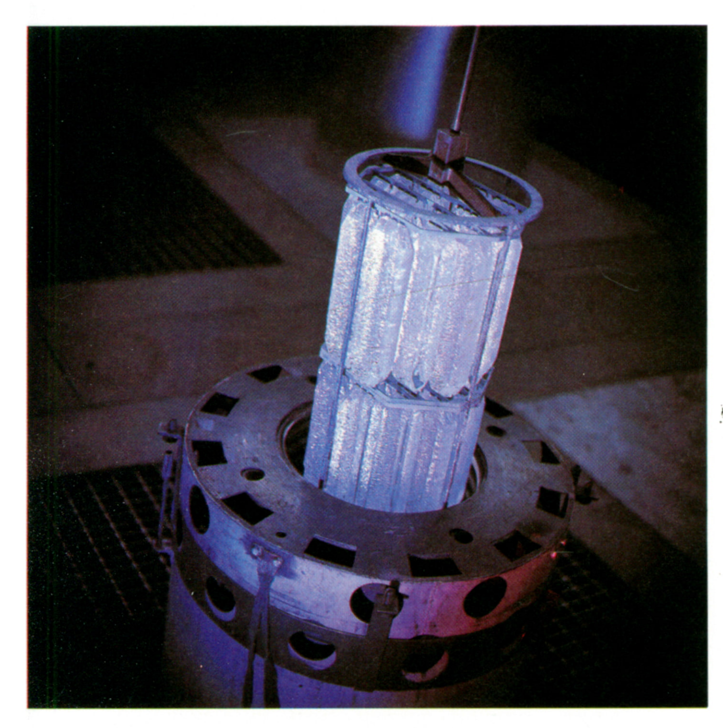
Las estructuras básicas más importantes son:



Estado inicial de las salidas		Niveles de las entradas		Estado final de las salidas	
Q	$\bar{Q}$	S	R	Q	$\bar{Q}$
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	1	0
0	1	1	1	?	?
1	0	0	0	1	0
1	0	0	1	0	1
1	0	1	0	1	0
1	0	1	1	?	?

Figura 9. Una configuración posible de báscula RS sincronizada incluyendo su diagrama de tiempos y la tabla de verdad.

— *RS* (sincronizada)
— *T,* también llamadas *toggle* en terminología anglosajona.
— *D,* también llamada *cerrojo* (*latch* en la terminología anglosajona)
— *JK,* ya sean accionadas por flancos o por niveles o del tipo maestro-esclavo.

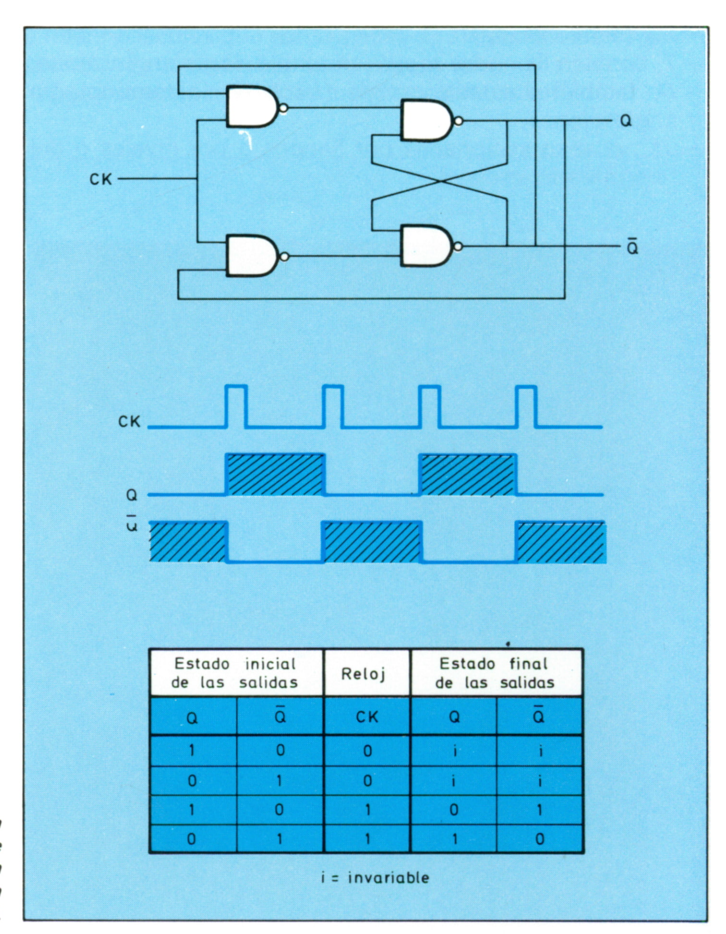


La fabricación de semiconductores exige partir de un cristal puro. Uno de los métodos seguidos para la obtención, es el crecimiento del monocristal de silicio.

La báscula RS sincronizada

Esta báscula presenta el diagrama lógico que se muestra en la figura 9. Es obvio que, si en vez de utilizar puertas NAND se hubieran usado puertas NOR, (convenientemente conexionadas), los razonamientos seguidos para explicar su funcionamiento serían igualmente válidos.

Si se aplica un «1» lógico a la entrada de reloj CK, la báscula se comporta exactamente igual que una báscula *RS*



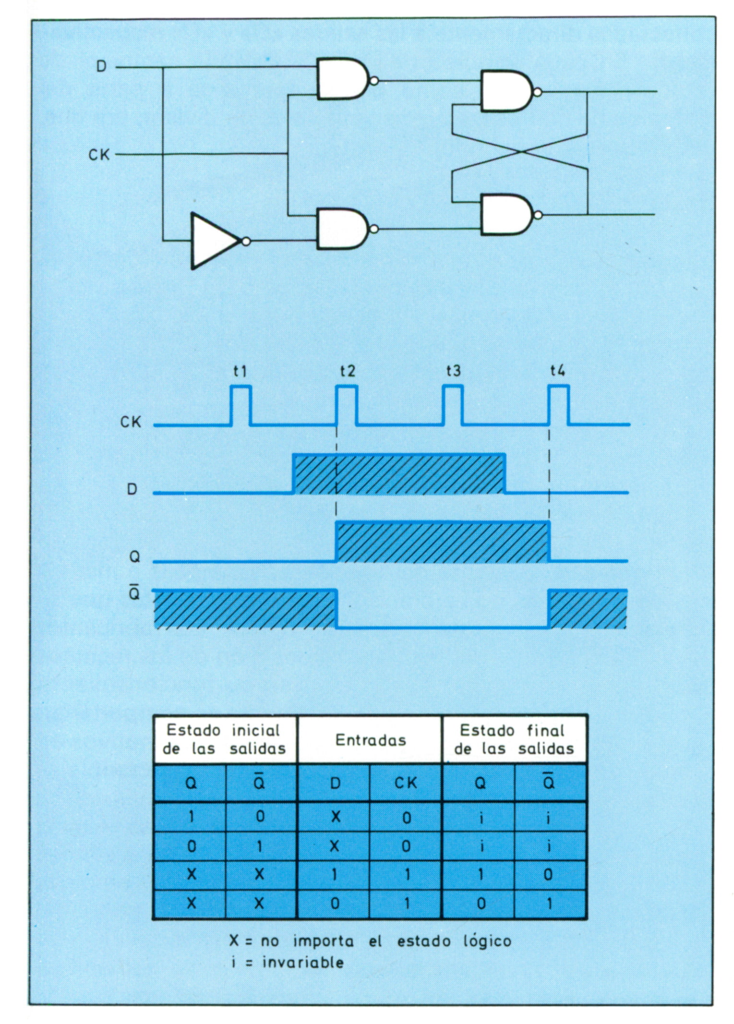
Estado inicial de las salidas		Reloj	Estado final de las salidas	
Q	$\bar{Q}$	CK	Q	$\bar{Q}$
1	0	0	i	i
0	1	0	i	i
1	0	1	0	1
0	1	1	1	0

Figura 11. Una configuración posible de la báscula T, con diagrama de tiempos y la tabla de verdad.

del tipo de las estudiadas antes. Prestar atención especial al hecho de que la báscula RS asíncrona expuesta antes estaba constituida por puertas NOR. En cambio, mientras el nivel lógico del impulso de la señal de reloj esté en el nivel «0», las salidas de las puertas NAND correspondientes a las entradas *R* y *S* están obligatoriamente a nivel lógico «1», con lo que cualquier información que desee transmitirse a través de la báscula dejará imperturbable las salidas de ésta, quedando *Q* y $\bar{Q}$ en los estados lógicos anteriores. En otras palabras, una

báscula estructurada según el esquema lógico de la figura, sólo podrá intercambiar información cuando el nivel lógico de los impulsos de reloj esté en estado alto, eso es, a nivel lógico «1».

Es conveniente resaltar de nuevo la importancia del sincronismo en el intercambio de información entre circuitos digitales.



Estado inicial de las salidas		Entradas		Estado final de las salidas	
Q	Q̄	D	CK	Q	Q̄
1	0	X	0	i	i
0	1	X	0	i	i
X	X	1	1	1	0
X	X	0	1	0	1

X = no importa el estado lógico
i = invariable

Figura 12. Forma que puede adoptar una báscula tipo D, señalando además el diagrama de tiempos y la correspondiente tabla de verdad.

Báscula T

Siguiendo con el estudio de las básculas de mayor interés, se considera a continuación la báscula *T*, también sincronizada por la frecuencia proporcionada por un oscilador o reloj. Este tipo de biestable presenta una estructura lógica del tipo mostrado en la figura 11.

En realidad las entradas *R* y *S* han sido omitidas y están conectadas directamente a las salidas «*Q*» y «$\bar{Q}$» respectivamente. En cada impulso de reloj, la báscula cambiará de estado, con lo que, como puede apreciarse a partir del diagrama de tiempos, este dispositivo es un divisor, por dos, de la frecuencia del reloj.

Báscula D

La báscula *D* o *cerrojo*, presenta una estructura lógica del tipo mostrado en la figura 12. Como el lector habrá podido apreciar, esta báscula es idéntica a la del tipo *RS* con la variante de que las entradas *R* y *S* han sido sustituidas por una sola, denominada *D*, de forma que *R* es siempre la opuesta de *S*, o sea, $R = \bar{S}$.

En este tipo de báscula se observa que la salida sigue exactamente a la entrada pero únicamente a través del sincronismo que proporciona la frecuencia de reloj.

Cuando se ha llegado a este punto, y antes de seguir adelante, es conveniente apuntar, aunque sea obvio, que para configurar básculas del tipo de las señaladas o incluso más complicadas, no es preciso partir de las puertas que se señalan en los esquemas o circuitos lógicos. Los fabricantes de circuitos integrados ponen a disposición de los técnicos dispositivos complejos, que si bien en su funcionamiento lógico se comportan idénticamente a como se comportarían las configuraciones expuestas en la práctica, por motivos de estabilidad funcional presentan estructuras más complejas que las señaladas.

En los catálogos proporcionados por los fabricantes de circuitos integrados, aparece generalmente en las básculas *D*, en lugar de *clock* (denominación inglesa de reloj) la palabra *enable* indicativo de permitir, tal como se sobreentiende del significado funcional de la entrada CK.

La báscula *D* expuesta existe también en la versión *accionada por flancos*, cuya denominación anglosajona es

edge triggered. La funcionalidad de la báscula es, evidentemente, la misma, si bien debido a la forma de activación presenta un circuito lógico distinto, (figura 15). La ventaja de estos dispositivos accionados por flancos es grande frente a los dispositivos accionados por niveles, habida cuenta que el tiempo de conmutación de un estado lógico al otro es mucho más corto que el tiempo de duración



Horno de difusión y oxidación, en donde se incorporan los elementos que efectúan el dopado de las obleas. (Cortesía: Laboratorio de Investigación de Kodak).

de un nivel lógico. Este tiempo en el que permanece sensible la báscula a señales espúreas es mucho menor en este caso y el riesgo de introducir por ello informaciones erróneas es mucho más bajo.

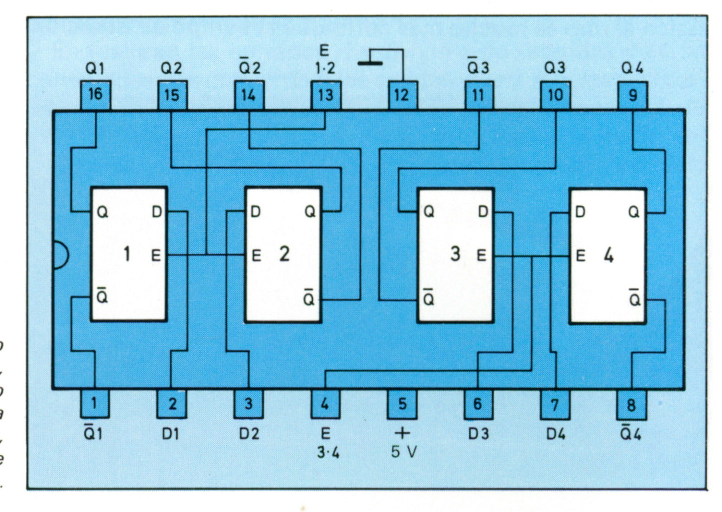


Figura 14. Circuito integrado modelo 7475, que contiene cuatro básculas tipo D. En la figura se aprecia, además, el conexionado interno de las diferentes patillas.

Básculas JK

Para finalizar el estudio de las básculas más sencillas, constitutivas de las células elementales capaces de almacenar información, se pasan a estudiar a continuación las básculas del tipo *JK-maestro esclavo.*

> *Se considera como parte efectiva del flanco de subida o bajada del impulso la correspondiente al tiempo transcurrido entre que la señal o nivel lógico pasa del 10 al 90 % de su valor o viceversa, según sea el flanco de subida o de bajada, respectivamente.*

Estas básculas presentan una estructura lógica tal como se señala en la figura 16, en la que pueden apreciarse claramente las dos partes *M* y *S* correspondientes a la

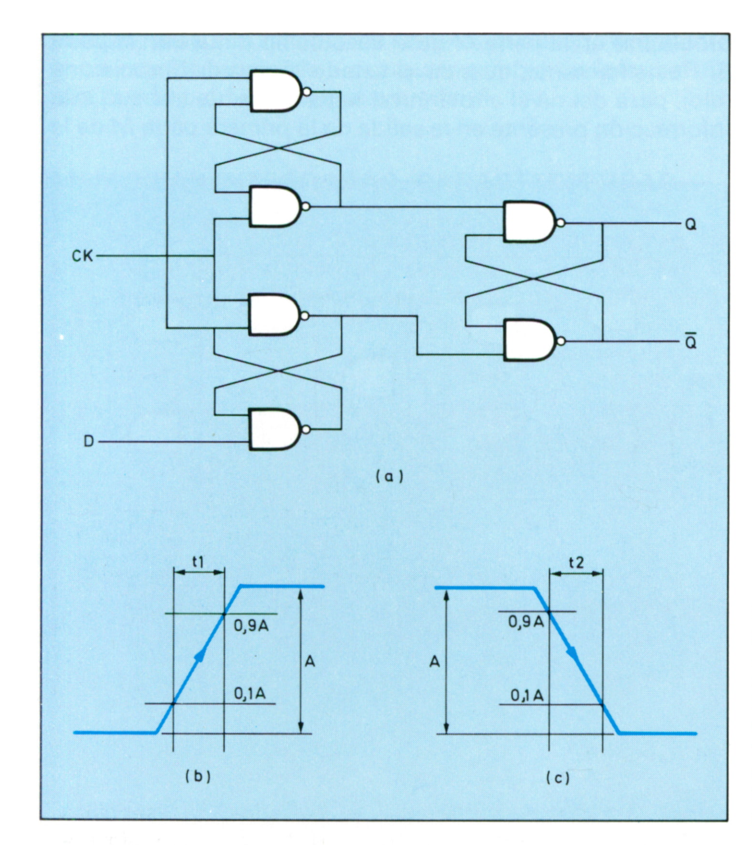
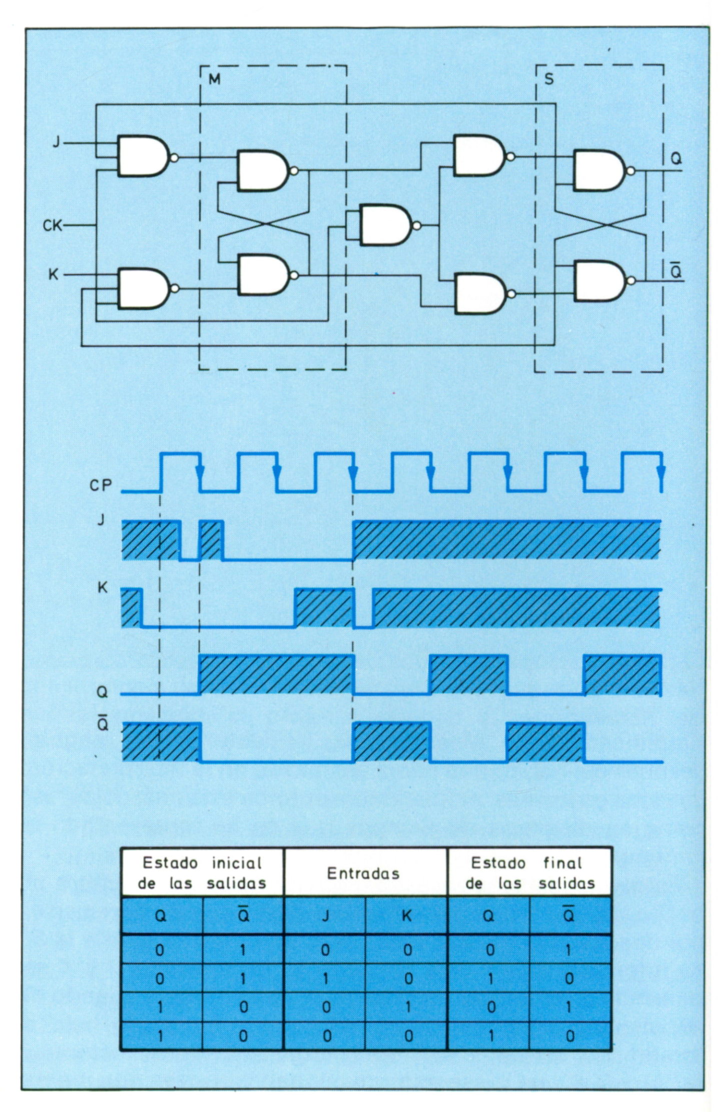


Figura 15. a) Báscula D accionada por flancos; b) Detalle del flanco activo de subida. El tiempo t_1 es el período activo del flanco; c) Detalle del flanco activo de bajada. El tiempo t_2 es el período activo del flanco.

simplificación de Master-Slave. El lector podrá seguir, después del hábito que habrá alcanzado en la interpretación de estos esquemas, el funcionamiento de estas básculas, así como su diagrama de tiempos que se ha representado a continuación.

Estos dispositivos *maestro-esclavo* deben su nombre al hecho de que están constituidos, como puede apreciarse, por dos verdaderas básculas, como se ha dicho, la *M* y la *S*. La información que está presente en las entradas *J* y *K* se transmite a las salidas de la parte *M* de la báscula cuando el impulso de la frecuencia de reloj pasa de estado bajo a estado alto, esto es, de «0» a «1» lógicos. En estos instantes, la báscula *S* está bloqueada y cualquier variación que pueda

producirse en la parte *M* de la báscula no influye en la parte *S*. Posteriormente, cuando el estado lógico del impulso de reloj, pasa del nivel alto al nivel bajo, o sea, de «0» a «1», la información presente en la salida de la primera parte *M* de la



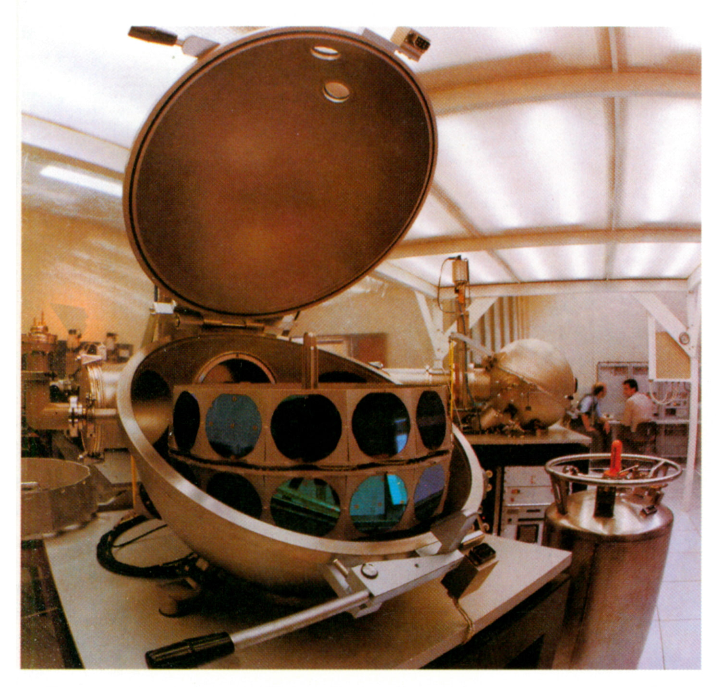
Estado inicial de las salidas		Entradas		Estado final de las salidas	
Q	$\overline{Q}$	J	K	Q	$\overline{Q}$
0	1	0	0	0	1
0	1	1	0	1	0
1	0	0	1	0	1
1	0	0	0	1	0

Figura 16. Báscula de tipo JK accionada por flancos, incluye además el diagrama de tiempos y la tabla de verdad.

báscula, pasa a la salida de la parte *S*, quedando entretanto la báscula *M* insensible a cualquier cambio de información que pueda producirse en la entrada.

MEMORIAS INTEGRADAS. CARACTERISTICAS

Como se ha dicho anteriormente, los fabricantes de circuitos ofrecen al mercado unidades de memorización integradas de distintas tecnologías, capacidad y características.



La implantación de iones es una de las operaciones que se efectúan para controlar las características de los materiales finales. En esta disposición las obleas de silicio son tratadas con iones de alta energía, que permiten implantaciones profundas. Esta técnica se emplea en la realización de memorias de gran capacidad. (Cortesía: Philips).

Estas memorias integradas se presentan, en la actualidad, en pastillas o chips de semiconductores, de forma que llegan al usuario bajo el mismo formato que cualquier otro circuito integrado, con alguna diferencia notable, como el caso de las EPROM que presentan una ventana, convenientemente

protegida por un tipo de resina transparente, con el fin de que puedan ser borradas, según convenga, mediante la acción de una radiación ultravioleta.

Las nuevas tecnologías y los cada vez más sofisticados procedimientos de fabricación, permiten integrar un mayor número de puertas por unidad de superficie, con lo que el número de bits de cada circuito integrado es cada vez mayor, permitiendo, con ello, una notable disminución de volumen de los equipos electrónicos, o un considerable aumento de su capacidad de memoria, según convenga para cada tipo de aplicación.

Cada una de las tecnologías de las memorias aporta características que le son propias y que el usuario debe evaluar convenientemente antes de decidirse por el tipo más conveniente para su aplicación concreta. Las características que definen en mayor medida las propiedades funcionales de una memoria son las siguientes:

El tiempo de acceso

Es el indicativo de la rapidez con que la memoria es capaz de ser leída o escrita. Puede venir expresada en función de un tiempo de acceso máximo, o bien de un tiempo de acceso medio, en cuyo caso dicho valor es generalmente el valor medio del tiempo para efectuar la lectura o la escritura de la memoria.

El tiempo de escritura

Es el tiempo transcurrido entre la aplicación de la dirección en la que se pretende escribir una determinada información y el momento en que realmente la información ha quedado almacenada en la memoria.

Tiempo de lectura

Es el tiempo transcurrido entre la aplicación de la dirección en la que se pretende leer su contenido y el momento en que la información realmente está disponible en la salida de la unidad de memoria.

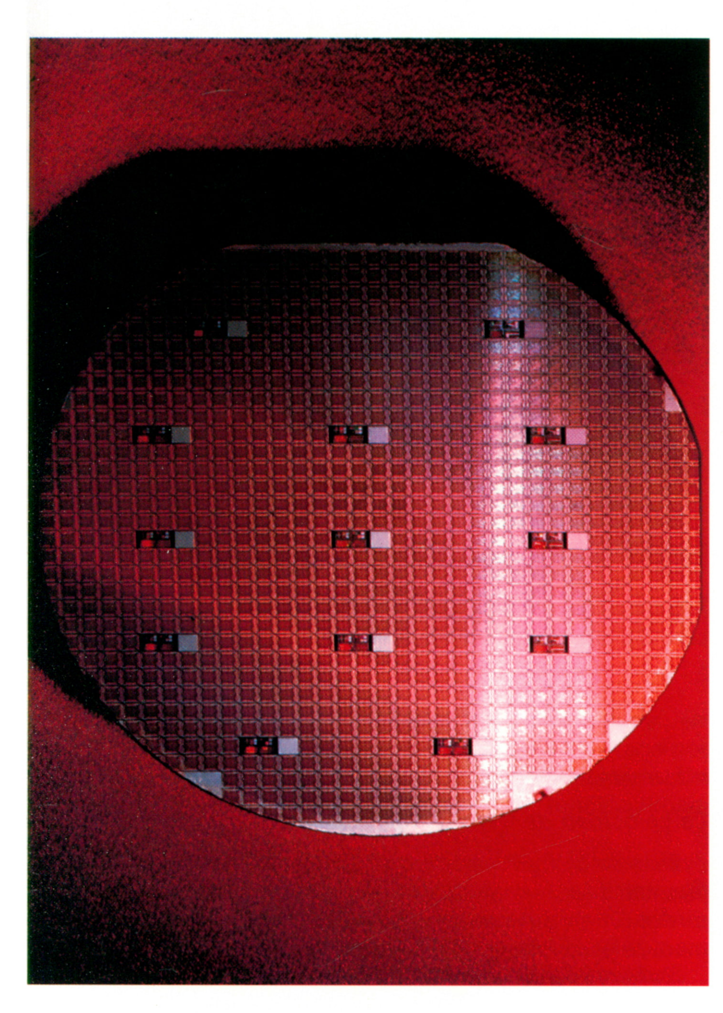
El tiempo de ciclo de operación

Es el tiempo total que la memoria precisa para efectuar una operación de lectura o escritura y quedar en disposición de

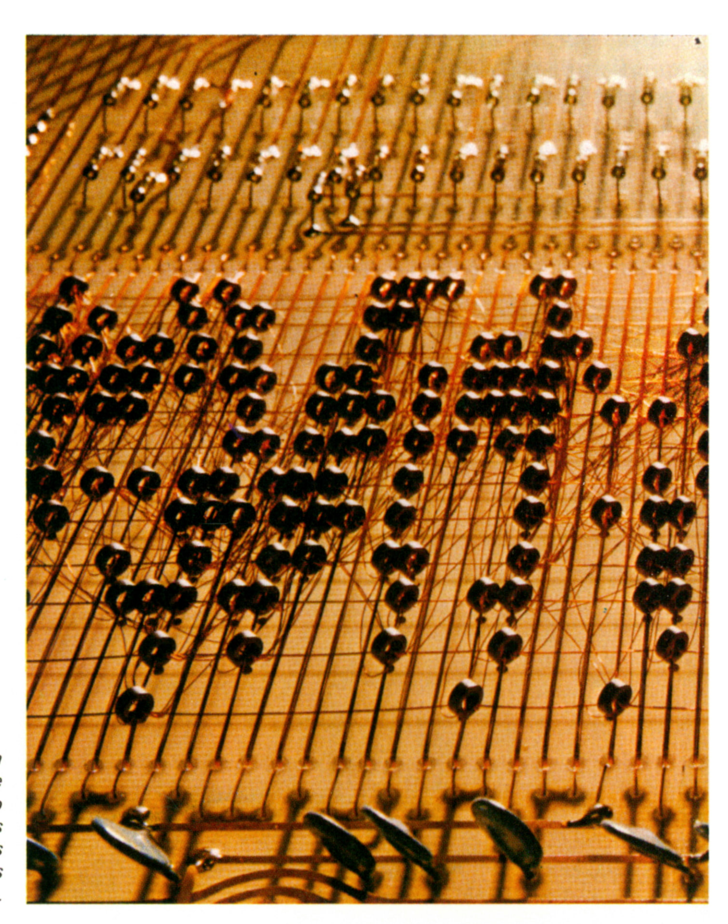
efectuar una nueva operación. Dicho tiempo es, pues, la suma del tiempo propio de realización de la referida operación más el tiempo de acceso.

La capacidad de memoria

Viene expresada por el número de bits o de palabras que la memoria es capaz de almacenar. Es el indicativo del número



Oblea de silicio en donde se observa la gran cantidad de circuitos idénticos que se obtienen sobre una cara. Los espacios en blanco corresponden a circuitos desestimados por no ser correctos. (Cortesía: National Semiconductor).



Circuito de memoria resuelto con núcleos de ferrita toroidal. Este tipo de complejas estructuras constituían las memorias de los antiguos computadores.

de celdillas elementales capaces de almacenar un «1» o «0» lógicos, así como la complejidad del chip que soporta dicha información.

La velocidad de transferencia

Es la velocidad máxima con la que la memoria es capaz de aceptar informaciones, ya sean para ser escritas en alguna dirección de la memoria o para ser leídas. La unidad de medida es el bit/segundo.

Se han estado exponiendo en estas definiciones concep-

tos nuevos que se han ido desgranando con naturalidad, pero sobre los que conviene reflexionar más atentamente.

Las memorias están estructuradas de forma reticular, de manera que cada uno de los *nodos* es capaz de almacenar un bit. Según la organización de la memoria, los bits pueden estar agrupados en número de 2, 4, 8, 16 y 32, formando palabras cuya longitud viene indicada precisamente por el número de bits de cada una de ellas. Las palabras de 8 bits o dígitos, se llaman *bytes*.

Las direcciones de una memoria, son palabras cuyo número «en digital», indica el lugar exacto de la memoria donde se guarda determinada información.

Es conveniente hacer notar que la longitud de las palabras en que esté estructurada una memoria es de importancia capital, pues como el lector conoce, con un número n determinado de bits, existen 2^n palabras distintas que pueden formarse, y es por ello, que el número de instrucciones distintas está, en principio, limitado por la longitud de las palabras.

Es conveniente citar, para finalizar este apartado introductorio a las memorias, que existen memorias cuya información puede guardarse durante mucho tiempo, independientemente de que estén o no alimentadas, y otras cuya información se borra cuando desaparece la tensión de alimentación. Este fenómeno de borrado de la información cuando desaparece la tensión de alimentación se llama volatilidad, con lo que las memorias capaces de guardar la información, aún sin alimentación, son llamadas memorias no *volátiles*. Obviamente, volátiles son aquellas memorias que pierden la información almacenada cuando la tensión de alimentación desaparece.

CLASIFICACION DE LAS MEMORIAS

Las memorias integradas pueden clasificarse según distintos criterios ya sea atendiendo a su funcionalidad, tecnología, velocidad precio, etc.

Ello no obstante, existen divisiones que por tradicionales y mayormente representativas, constituyen las bases de clasificación que habitualmente se manejan y son comúnmente aceptadas tanto por fabricantes como usuarios.

Así, atendiendo a su *funcionalidad*, las memorias son:

RAM. — Son memorias de *acceso aleatorio*, esto es, memorias a las que puede accederse en cada una de sus celdas. En ellas puede efectuarse cualquier tipo de operación de *lectura, escritura, borrado*, etc. Las RAM provienen de su denominación anglosajona *Random Access Memory.* Funcionalmente, estas memorias son las herederas de las clásicas memorias de ferritas toroidales.

ROM. — Son memorias de *lectura* únicamente, en las que no se puede volver a escribir, en funcionamiento, un contenido distinto del grabado originariamente. Estas memorias, aunque son de acceso aleatorio ya que puede accederse a cualquiera de sus posiciones sin más que direccionarlas adecuadamente, son grabadas una sola vez y para siempre por el propio fabricante, con el contenido que se desea. Su denominación ROM obedece a la simplificación de su denominación anglosajona *Read Only Memory.* Por sus características funcionales, las ROM son las herederas tecnológicas de las funciones cableadas o que constituyen el *hardware* de los aparatos electrónicos que las equipan.

PROM. — Son memorias cuyo comportamiento funcional es idéntico al de las memorias ROM. La ventaja de estos dispositivos es que *pueden ser grabados por los propios usuarios* ya que la función de grabación puede ser realizada accediendo al chip desde el exterior. El fabricante las suministra vírgenes, sin información en su interior. Como el caso de las ROM, son también memorias de acceso aleatorio. Su denominación obedece a su nomenclatura anglosajona *Programmable Read Only Memory.*

REPROM. — Las memorias REPROM, son memorias PROM que *pueden ser borradas y vueltas a grabar.*

Debido a que las operaciones de borrado y reprogramación no son sencillas, estas memorias se usan, en su mayor parte, para ser leídas únicamente, con la considerable ventaja de que, si es preciso, pueden efectuarse en ellas operaciones de borrado. Debido a esta peculiaridad funcional las memorias REPROM se denominan también RMM, o sea memorias utilizadas para ser leídas. Esta denominación se corresponde con la simplificación de las palabras inglesas *Read Mostly Memory.*

EPROM. — Las memorias EPROM, son memorias RE-

PROM pero en las que el *borrado puede efectuarse por radiación ultravioleta.* Su denominación obedece a la simplificación de su denominación anglosajona *Erasable Programmable Read Only Memory*. Son como en los casos anteriores, memorias de acceso aleatorio.

EEPROM. — Estas memorias son *borrables y regrabables,* pero con la salvedad de que el borrado y grabación puede hacerse *por procedimientos eléctricos*; esto facilita enormemente su manipulación. Su denominación EEPROM obedece a la denominación anglosajona *Electrical Erasable Programmable Read Only Memory.*



En la fotografía se observa el tamaño de un chip en el que se incluyen cientos de miles de dispositivos activos, que configuran circuitos específicos, entre los que se encuentran las memorias de gran capacidad. (Cortesía: British Information Services).

Atendiendo a su tecnología, las memorias pueden clasificarse en:

BIPOLARES. — Los componentes activos que las componen son de tipo MOS, ya sean N-MOS, P-MOS, C-MOS o C-MOS/SOS.

Nº Bits	Palabras distintas		Nº de palabras potencia de 2
1	1		$2^1 = 2$
	0		
2	0 0		$2^2 = 4$
	0 1		
	1 0		
	1 1		
3	0 0 0	1 0 0	$2^3 = 8$
	0 0 1	1 0 1	
	0 1 0	1 1 0	
	0 1 1	1 1 1	
4	0 0 0 0	1 0 0 0	$2^4 = 16$
	0 0 0 1	1 0 0 1	
	0 0 1 0	1 0 1 0	
	0 0 1 1	1 0 1 1	
	0 1 0 0	1 1 0 0	
	0 1 0 1	1 1 0 1	
	0 1 1 0	1 1 1 0	
	0 1 1 1	1 1 1 1	

Figura 21. Palabras (bytes) distintas que se pueden formar con 1, 2, 4 y 8 bits. La progresión es geométrica y el incremento de un bit supone la posibilidad de aumentar en mayor medida las posibilidades de trabajo.

CCD. — Es una tecnología constitutiva de dispositivos de cargas acopladas, muy utilizados en memorias.

TECNOLOGIAS ESPECIALES. — Se refieren a las memorias de burbuja magnética, y otras no tan extendidas.

Otras tecnologías de menor implantación en la actualidad no se consideran dentro de esta primera división, aunque algunas de ellas serán citadas a lo largo del presente libro.

También podrían hacerse otras clasificaciones distintas de las señaladas atendiendo a criterios distintos, tal como antes se señaló. No obstante conviene indicar de nuevo que estas dos divisiones son las más frecuentes.



Sala «blanca» para la fabricación de máscaras con la técnica escalonada de rayos ultravioleta; con ella se obtienen circuitos integrados para memorias EPROM.
(Cortesía: SGS).

LAS MEMORIAS RAM ESTATICAS Y DINAMICAS

Las memorias RAM, como se ha expuesto en la descripción preliminar efectuada en el apartado anterior, son memorias que pueden ser grabadas, leídas, borradas y vueltas a grabar tantas veces como sea preciso. Son por ello, las memorias más versátiles de que se puede disponer hoy en día.

Estas memorias están constituidas por células elementales, cada una de las cuales es capaz de almacenar un bit o dígito, ya bien sea un «0» o «1».

Según la tecnología en que están fabricadas estas unidades, bien sea bipolar o MOS, las configuraciones de cada una de las básculas elementales serán del tipo que se presenta en la figura 23.

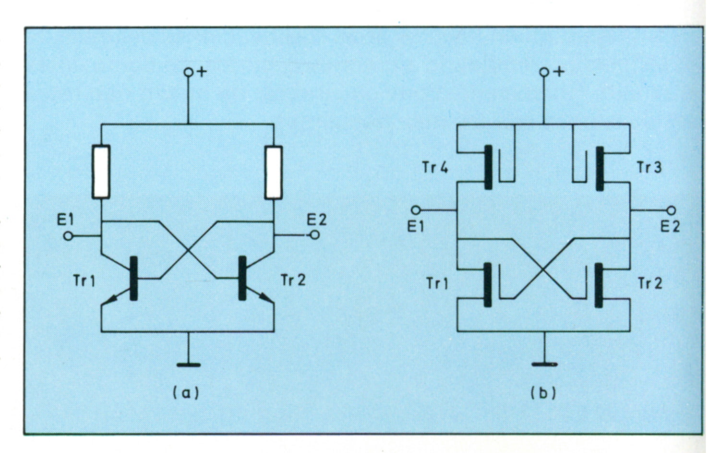


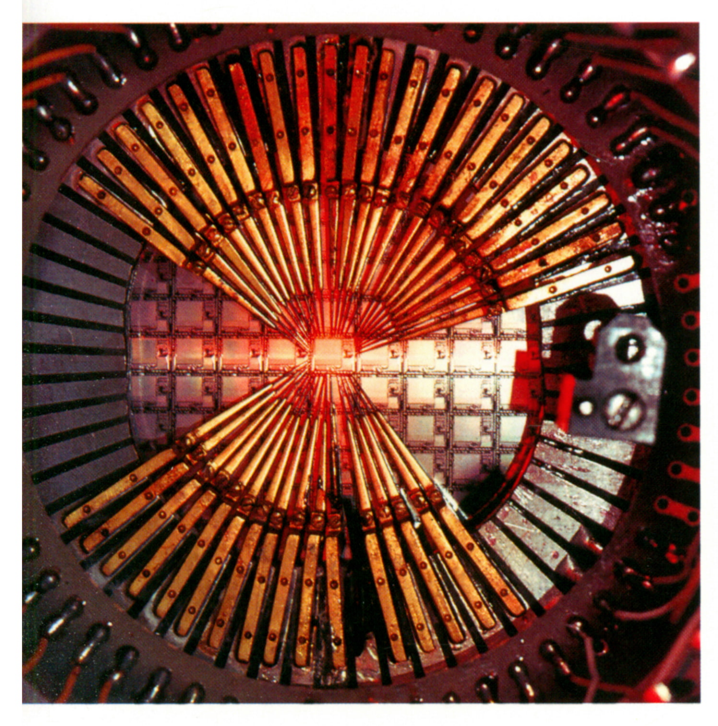
Figura 23. a) Célula elemental de almacenamiento con tecnología bipolar con transistores NPN; b) Célula elemental de almacenamiento con tecnología MOS. Obsérvese que las resistencias de la célula bipolar son sustituidas por transistores que actúan como resistencias reguladas por la tensión de polarización. Las entradas y salidas de información se señalan con E_1 y E_2.

Estas células elementales de memorización se agrupan en retículas, de forma similar a la de una matriz, de manera perfectamente ordenada, con lo cual, dependiendo del mayor o menor número de células, comporta una mayor o menor capacidad de memoria del chip que se trate.

Está claro que aparte de la diferente tecnología, el funcionamiento de las básculas que aparecen en la figura es el mismo, de forma que ambos dispositivos son capaces de almacenar información. Es claro también que con una estructura reticular cuyos nodos fueran células elementales como la expuesta, no es suficiente para poder transferir información *a* y *de* la memoria, por lo que se hace preciso que en los circuitos integrados de memoria RAM haya estructuras circuitales que capaciten a los circuitos exteriores para intercambiar información con este tipo de memorias.

Dada la estructura reticular de las memorias, será imprescindible, para direccionar adecuadamente las posiciones de memoria, especificar las dos coordenadas *X* e *Y*, direccio-

nando con ellas un punto o lugar concreto de almacenamiento de un bit. Pero a partir de esta información, eso es, de la dirección de memoria, deberá proveerse al circuito de memoria de los dispositivos de adaptación necesarios para poder acceder directamente a las celdillas de la retícula. Estos dispositivos son codificadores y amplificadores que estarán situados entre los contactos de las pastillas exteriores del circuito integrado y la celdilla a la cual debe accederse. El decodificador se encargará de proporcionar la señal lógica adecuada para la retícula de almacenamiento de



Una vez que se ha elaborado la oblea con todos los chips, debe procederse a la comprobación individualizada de cada uno antes de extraerlos de la oblea y colocarlos en el soporte del circuito definitivo. Los electrodos de prueba han de ser de tamaño muy pequeño. (Cortesía: ITT Semiconductors).

forma que permita acceder a la posición de memoria deseada. El amplificador proporcionará los niveles necesarios para trabajar directamente sobre cada una de las zonas receptoras de información. Evidentemente, estas dos funciones previas de decodificación y amplificación deberán

efectuarse tanto sobre la coordenada *X* como sobre la coordenada *Y*, debidamente sincronizadas por un oscilador o reloj, que marcará las cadencia o ritmo de trabajo del correspondiente circuito de control.

En la figura 25 puede apreciarse la descripción en diagrama de bloques de la configuración interna de un chip de memoria RAM capaz de almacenar 16 bits en cuatro filas y cuatro columnas. Es evidente que si esta misma capacidad de memoria estuviera distribuida en cuatro palabras de 4 bits cada una, sería suficiente una de las dos coordeadas, ya sea *X* o *Y* para direccionar adecuadamente cualquiera de las

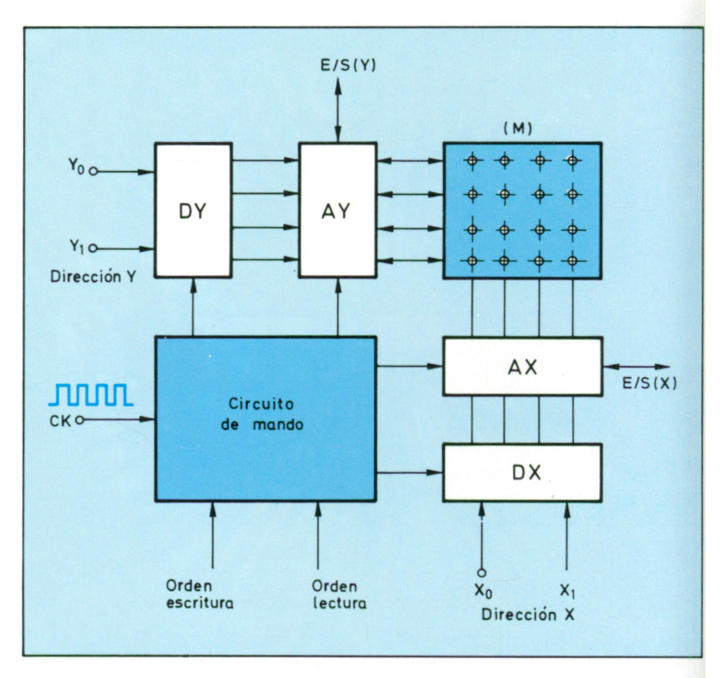
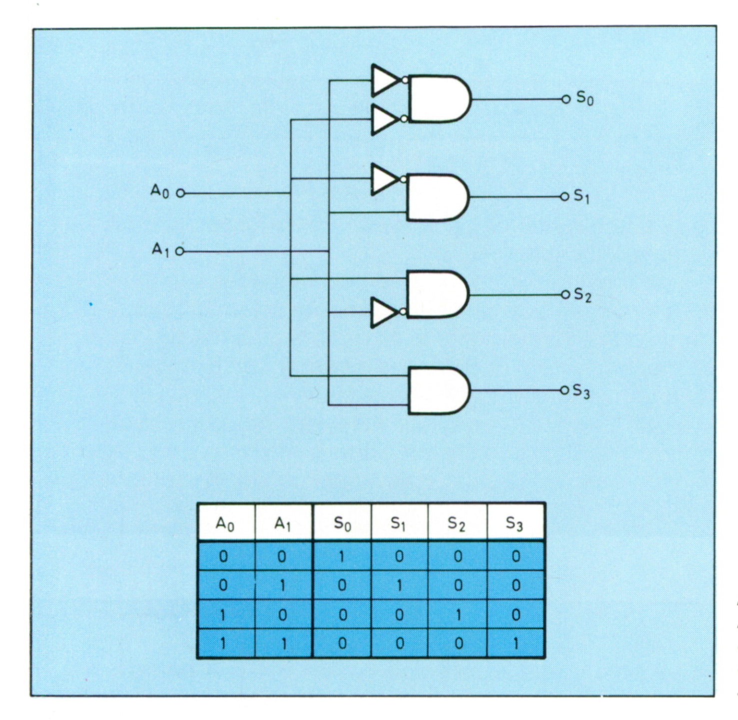


Figura 25. Diagrama de bloques de una memoria RAM de 16 bits con sus circuitos de control, decodificadores y amplificadores. M = memoria; cada punto significa un bit; Y_0, Y_1 = bits de la dirección (componente Y); X_0, X_1 = bits de la dirección (componente X); DX, DY = amplificadores; CK = reloj o base de tiempos; E/S = entrada de escritura/salida de lectura.

cuatro palabras que pueden ser almacenadas en esta memoria.

Los biestables que constituyen las células elementales de memorización, dado que pueden almacenar la información tanto tiempo como sea preciso siempre y cuando se mantenga la tensión de alimentación, se denominan memo-

rias RAM estáticas. Existen, por el contrario, otros tipos de memorias RAM en las que la información almacenada se borra al cabo de una fracción de tiempo. Estos dispositivos, de tecnología MOS, aprovechan la componente capacitiva entre el *graduador* y el *sustrato* de los transistores MOS. Tal



A_0	A_1	S_0	S_1	S_2	S_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Figura 26. Esquema lógico y tabla de verdad de un decodificador de dos entradas y cuatro salidas.

capacidad se comporta como un condensador convencional almacenando información durante unas fracciones de segundo, habida cuenta su pequeño valor. Una señal de refresco se encarga de mantener la información almacenada de forma continuada.

A pesar de esta aparente complejidad se obtienen, sin embargo, considerables ventajas. Este tipo de dispositivos son considerablemente más rápidos que los de las RAM estáticas, y al ser de estructura circuital más sencilla (figura 27), permiten un mayor grado de integración, con lo que

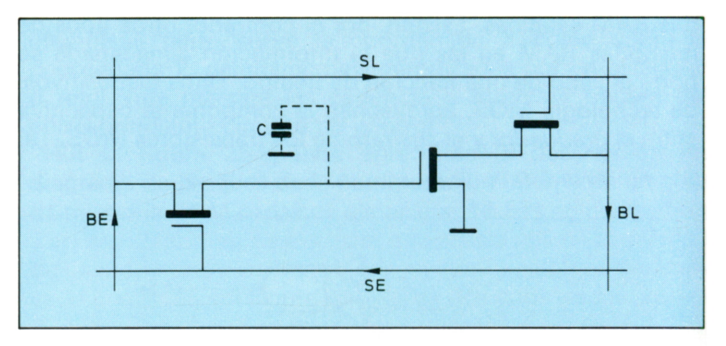


Figura 27. Célula elemental de memorización de una memoria RAM dinámica; BL = línea de bit de lectura; SL = selección orden lectura; BE = línea de bit de escritura; SE = selección de orden de lectura; C = capacidad de almacenamiento.

se puede obtener chips con una mayor capacidad para una determinada superficie.

Este procedimiento de añadir capacidades suplementarias en las que almacenar temporalmente información consigue simplificar enormemente la estructura circuital de las células de memorización, pudiéndose alcanzar con ello capacidades de integración realmente elevadas.

Ñotar que tanto la célula dinámica monotransistor de la figura 28 como la célula de la figura anterior ya no presentan la estructura de báscula o biestable estudiada con anterioridad.

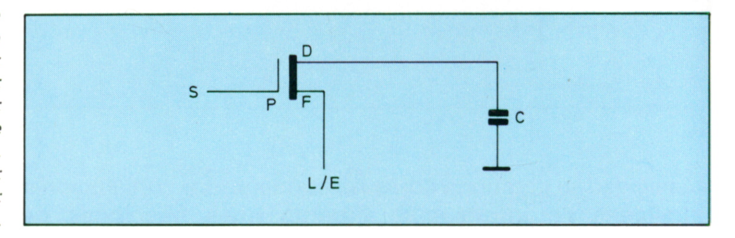
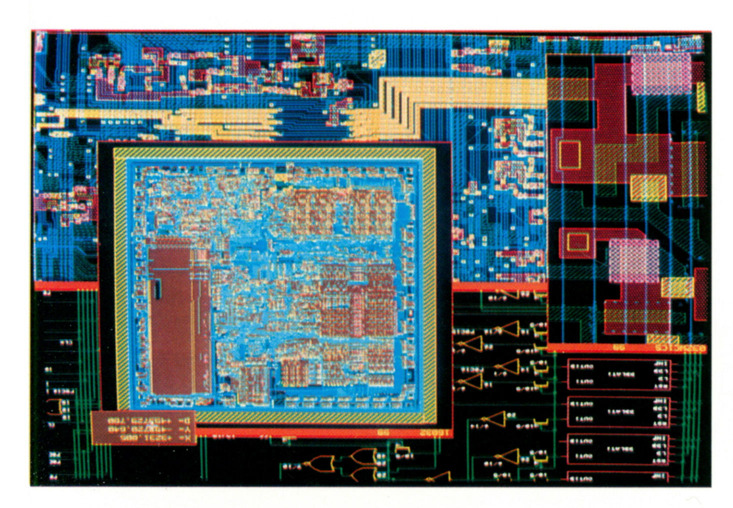


Figura 28. Célula de memoria RAM dinámica MOS monotransistores; S = selección de la célula; L/E = lectura/escritura; C = capacidad de almacenamiento. P = puerta; D = drenador; F = fuente.

Deben su capacidad de memorización, como se ha dicho, al fenómeno de carga de la capacidad interna de las células de almacenamiento del chip y no al mantenimiento biestable de los estados lógicos de las básculas. Las RAM dinámicas están en franca progresión frente a las estáticas y, cada vez más, las primeras suplen a las segundas.

En los últimos años los fabricantes de memorias integradas, sabedores de la enorme importancia del mercado de las memorias RAM dinámicas, mantienen una tenaz pugna ofreciendo a los técnicos de proyecto memorias cada vez con más capacidad y menores tiempos de acceso, sin que por el momento se pueda vislumbrar el umbral que pondrá fin a esta carrera tecnológica.



Chip patrón empleado en la fabricación de memorias. Se observa la complejidad del circuito teórico y, especialmente, la disposición práctica dada la concentración de componentes. (Cortesía: Daisy Systems).

LAS MEMORIAS ROM

Las memorias ROM lo son sólo de lectura, como ya se explicó. El contenido de estas memorias es grabado por el fabricante de los circuitos integrados, por lo cual resulta completamente invariable. Las células de memorización pueden estar constituidas por diodos o transistores.

Cada nodo de la retícula de la memoria está constituido por un componente que sólo permite la circulación de la corriente en un sentido, de forma que una vez grabada la memoria pasa en realidad a formar parte del hardware del circuito.

Obsérvense los gráficos de la figura 30, donde se presentan dos ejemplos de estructuras circuitales de ROM a diodos y a transistores (MOS en este caso). Cada una de estas memorias, deberá llevar, al igual que en el caso de las

RAM, los circuitos previos de decodificación y, si procede, de amplificación.

Evidentemente, este tipo de memorias son del tipo no volátil, esto es, son capaces de seguir manteniendo la información que les ha sido grabada aún en el caso de que no exista tensión de alimentación. Debido a esta cualidad de no volatilidad, su principal función es la de contener aquellas informaciones invariables de los equipos electrónicos, como pueden ser los generadores de caracteres en teclados, los microprogramas de sistema de equipos informáticos, etc.

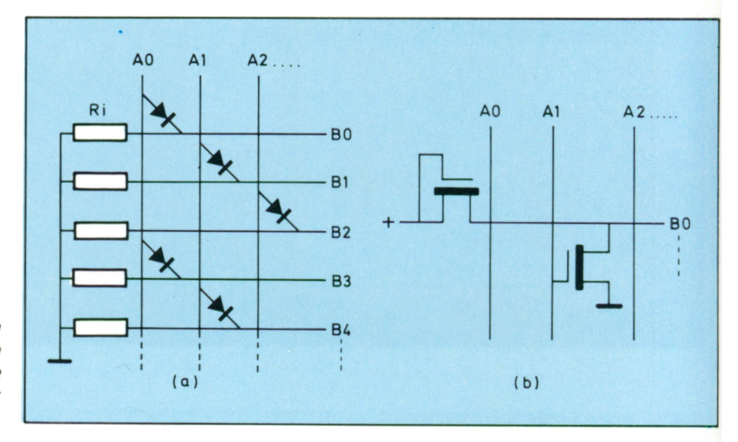
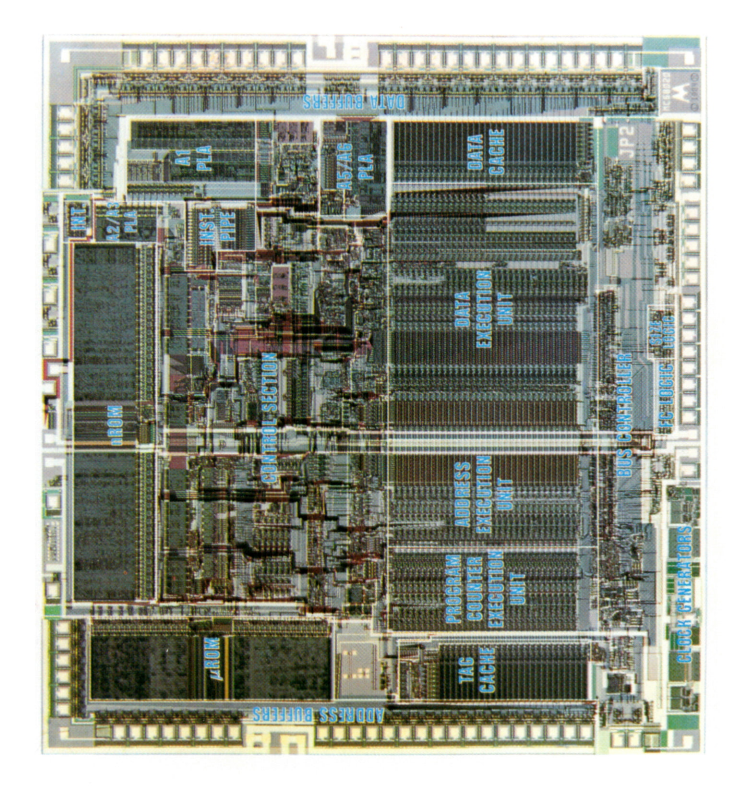


Figura 30. a) Estructura simplificada de una memoria ROM a base de diodos; b) A transistores MOS.

Las memorias ROM, junto a sus indudables ventajas, presentan un gran inconveniente que el lector probablemente habrá ya adivinado. Este inconveniente no es otro que el de la propia inflexibilidad y el elevado coste que comportan.

Efectivamente, dado que la operación de grabación de las ROM sólo puede ser llevada a cabo por el propio fabricante, y es especialmente costosa por el hecho de precisar máscaras destinadas exclusivamente a cada aplicación concreta, sólo son rentables las ROM cuando las cantidades que van a producirse de una determinada máscara son elevadas, de forma que permitan la amortización de los grandes costes de proyecto e ingeniería que su preparación implica. A pesar de ello, en muchos campos encuentran su

ámbito óptimo de aplicación, tal como se ha dicho, aunque apuntan ya mejores soluciones entre las PROM o EPROM que probablemente desbancarán a las ROM en un futuro no muy lejano.



Circuito integrado complejo, modelo MC 68020, que incluye varios tipos de memorias, nROM y μROM. Los 32 bits confieren grandes posibilidades al circuito. (Cortesía: Motorola).

LAS MEMORIAS PROM

Las memorias PROM son memorias ROM con la ventaja que pueden ser programadas por el propio usuario. Esta ventaja respecto a las ROM, elimina el principal inconveniente de amortización de los elevados costes de puesta en marcha que las ROM planteaban, ya que el usuario puede programar a su voluntad las PROM partiendo del mismo stock de memorias que puede disponer en su almacén.

El método de programación de las PROM consiste en hacer pasar por cada uno de los nodos de la retícula, que pretenda cancelarse o crearse, un impulso de corriente capaz de producir la energía suficiente para cortar o puentear respectivamente puntos de continuidad o discontinuidad eléctrica.

Cuando el fenómeno que se produce al hacer circular la

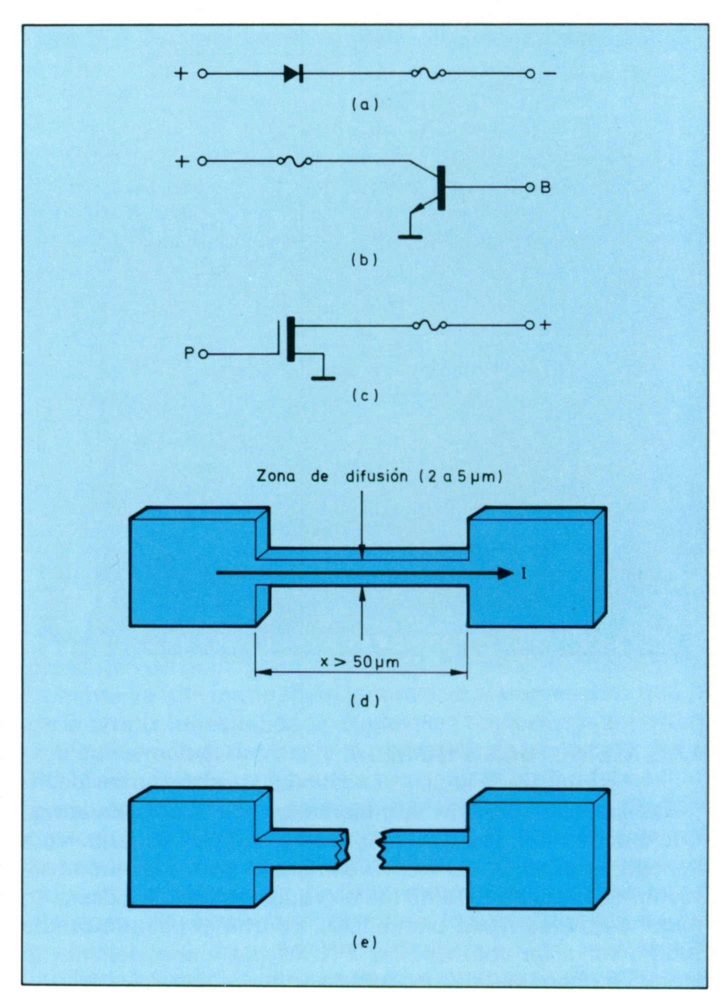


Figura 32. a) Célula PROM de fusible con diodo; b) Célula PROM de fusible con transistor bipolar; c) Célula PROM de fusible con transistor MOS; d) y e) Detalle de un nodo de memorización antes y después de fundirse.

señal de programación por la célula de la ROM es el de cortar por fusión una fina pista conductora, como si de un verdadero fusible se tratara, este dispositivo corresponderá al tipo denominado PROM de fusible. Este elemento destructible se encuentra asociado a un dispositivo semiconductor, generalmente diodo o transistor, de forma que, en el caso de no ser destruidos, solamente permitan la circulación de la corriente en un sentido con el fin de asegurar la unidireccionalidad de los nodos que la retícula de la PROM.

El procedimiento de grabación exige la utilización de sistemas de programación, que si bien son equipos especialmente destinados a este menester, al no ser su coste excesivamente elevado, compensa largamente por las enormes ventajas que encuentra el usuario al poder flexibilizar a voluntad sus aplicaciones y no tener que disponer para ello de segundas fuentes. Estos equipos de grabación van direccionando celda a celda, o palabra a palabra, la PROM y, mandando o no, según proceda por el contenido que pretenda grabarse en la PROM, los impulsos eléctricos que, como se ha dicho, son los responsables de la fusión e inutilización de los nodos de que se desea prescindir.

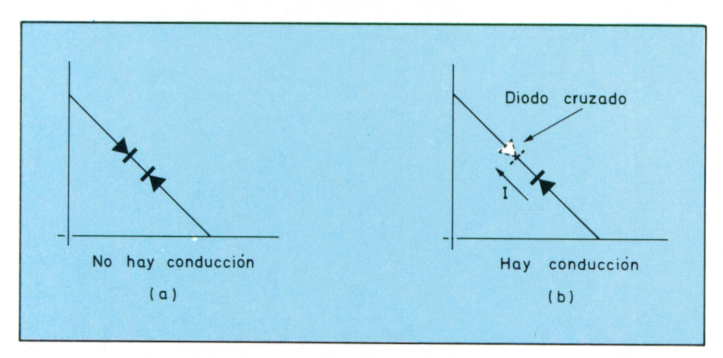
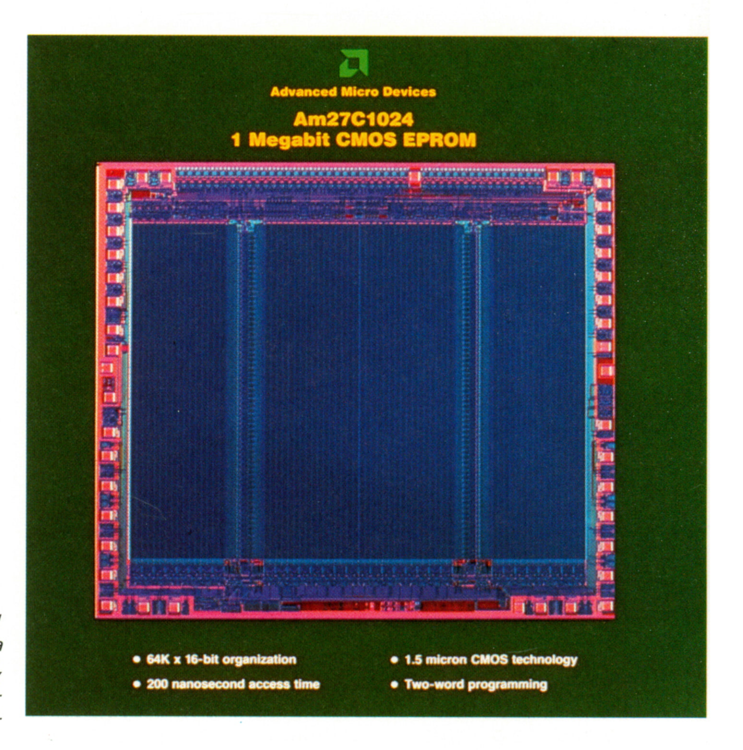


Figura 33. Detalle de célula PROM de diodos en contraposición, antes y después de ser programada.

En la figura 32 pueden apreciarse las distintas estructuras de PROM con fusibles, así como detalles de cada uno de los nodos fundidos o no.

Además de este tipo de PROM por fusible, existen otros tipos, de los cuales el más utilizado es el de la PROM de

puente mediante destrucción de una unión. En este caso, el fenómeno de grabación cortocircuita una unión, en lugar de cortarla, de forma que se consigue el fenómeno inverso que en el caso anterior. La energía del impulso eléctrico sirve para destruir una de las uniones, con lo que la circulación unidireccional por la unión que permanece posibilita la creación de un punto activo en cada uno de los nodos de la retícula donde se aplica un impulso de grabación (figura 33).



Circuito de memoria de 1 Megabit con técnica CMOS del tipo EPROM, modelo Am 27C 1024. (Cortesía: AMD).

Como se deduce fácilmente de la propia génesis de la programación de las PROM éstas son, al igual que las ROM, memorias no volátiles, y además dispositivos que no pueden ser borrados ni vueltos a grabar, ya que el proceso de programación es, de alguna forma, destructivo.

Las aplicaciones a que pueden destinarse las PROM son,

en principio, las mismas que las ROM, con la salvedad de que para grandes series con el mismo contenido son más caras que las ROM, si bien en contrapartida presentan la enorme ventaja de la flexibilidad que proporcionan al poder adaptarse rápidamente a cualquier modificación que el usuario desee efectuar.

Habida cuenta su estructura una vez programadas, como ocurre con las ROM, las PROM forman parte real del hardware del equipo electrónico al cual van incorporadas.

Como exponente máximo de esta cualidad y la posibilidad de ser programadas a voluntad por el usuario, las PROM han desarrollado una aplicación muy interesante, como es la creación de las llamadas FPLA, o redes lógicas programables. Esta denominación, proviene de la simplificación del nombre anglosajón *Field Programmable Logic Array*. El indicativo *Field*, que literalmente significa *campo*, pretende realzar el hecho de que la grabación es efectuada por el propio usuario. La importancia de tales FPLA consiste en que mediante una adecuada programación se puede disponer de un enorme número de combinaciones lógicas posibles. Para grandes series, las redes lógicas programables también pueden ser preparadas por los fabricantes de circuitos integrados, obteniéndose, tras la amortización de los gastos producidos por el proyecto o ingeniería, un coste por pieza sustancialmente más bajo que en el caso de que deban suministrarse los circuitos vírgenes. A este tipo de dispositivo, se le denomina simplemente PLA.

LAS MEMORIAS REPROM

Como se ha podido constatar del estudio efectuado sobre las memorias ROM y PROM, que son memorias de sólo lectura, estos tipos presentan el grave inconveniente de que no pueden ser borradas ni vueltas a grabar, originando, con ello, una enorme pérdida de flexibilidad y de capacidad para ser usadas, al menos, como memorias intermedias entre las RAM y los dispositivos de lógica cableada, que es en lo que se convierten.

Bajo la denominación genérica de memorias REPROM, se enmarcan todas aquellas memorias PROM que pueden ser borradas y vueltas a grabar, sea el proceso de borrado complejo o sencillo. En el primer caso, las memorias reciben

el nombre de RMM tal como se señaló anteriormente. Dentro de la familia de las memorias reprogramables, se encuentran las EPROM, las EEPROM, las MNOS, las *memorias de cristal*, etc.

Algunos de estos tipos van a ser estudiados con un mayor detalle a continuación. Es de resaltar que tanto la EPROM como las EEPROM son dispositivos de uso muy frecuente en los ordenadores electrónicos, y que las EEPROM están llamadas a protagonizar un papel muy importante en un inmediato futuro.

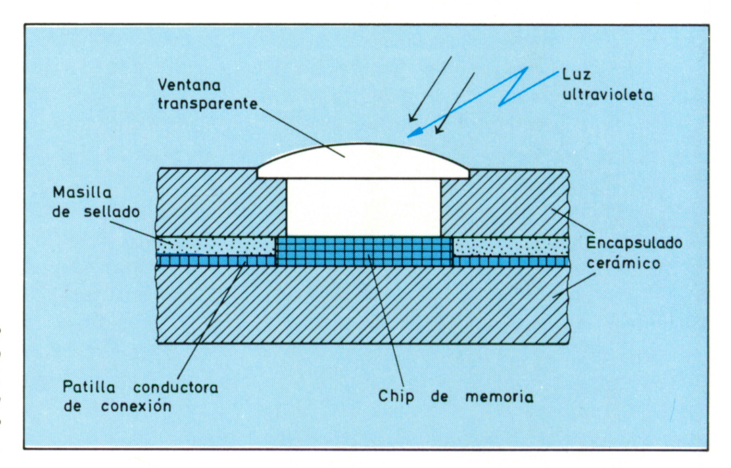


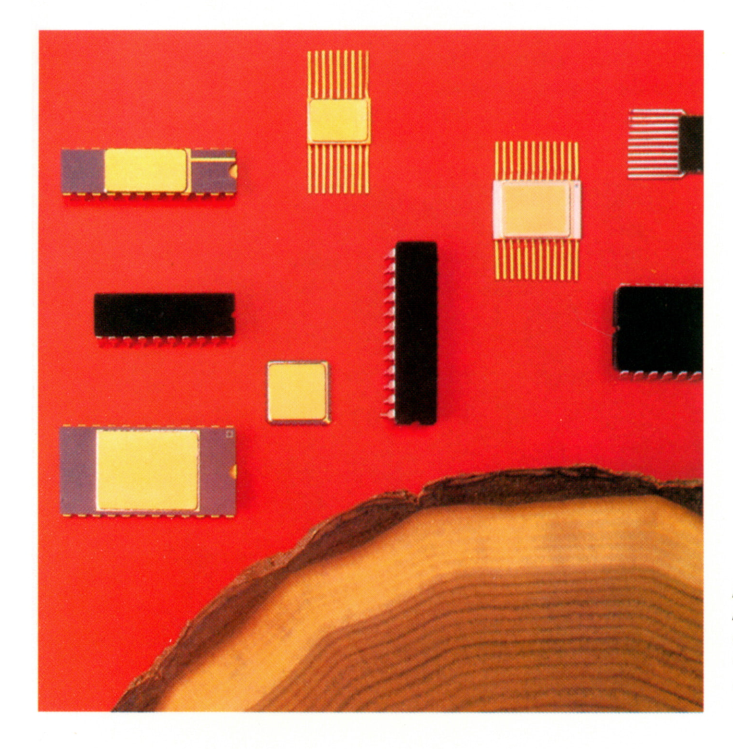
Figura 35. Corte transversal del circuito integrado de una EPROM, donde se aprecia la posición de la ventana de borrado.

LAS MEMORIAS EPROM Y EEPROM

Las memorias EPROM se enmarcan en la familia de las REPROM, con la particularidad de que la operación de borrado se efectúa sometiendo el chip grabado a la acción de un foco luminoso de radiación ultravioleta. Para facilitar esta operación, aunque el chip está evidentemente encapsulado, presenta una ventana en la zona adecuada, de forma que a través de una protección transparente permite el acceso de la luz ultravioleta que efectúa el consiguiente borrado de la información almacenada.

Estas memorias se obtienen mediante la tecnología MOS. El impulso de grabación provoca una disposición estable de los portadores de carga de los transistores de forma que

queda constituido un canal de conducción en aquellos casos en que se ha sometido a un impulso eléctrico adecuado el nodo que se pretende programar. Por el contrario, en la operación de borrado, la acción ultravioleta excita los portadores atrapados deshaciendo el canal de



Memorias PROM según la técnica bipolar. Se observan diferentes tipos de encapsulados de los circuitos integrados. (Cortesía: Raytheon).

circulación y volviendo la disposición de cargas a la situación aleatoria original, impidiendo la circulación de cargas de forma concreta perdiéndose con ello la información grabada.

Unos minutos de exposición a la radiación ultravioleta son suficientes para asegurar el correcto borrado. Por ello es preciso que las ventanas de acceso para el borrado estén cubiertas apropiadamente durante la operación normal del dispositivo. Esta protección se efectúa mediante etiquetas autoadhesivas opacas, de forma que quede garantizado el resguardo frente a la luz externa.

Las EEPROM, que son dispositivos que se comercializan desde hace poco tiempo, presentan la peculiaridad de que tanto el borrado como la grabación se efectúan completamente por procedimientos eléctricos.

Esta cualidad, proporciona un sinfín de nuevas aplicaciones al poder ser borradas y grabadas a través del mismo sistema en el que van aplicadas, de forma que pueden ser sustituidas instrucciones fundamentales del equipo por parte del mismo usuario. Este tipo de memoria tiene también como prioridad su no volatilidad, lo cual la hace muy conveniente para mantener información sobre, por ejemplo, la generación de caracteres, funciones principales, etc. Su futuro se presenta enormemente interesante aunque su elevado coste actual aún no sea del todo competitivo salvo en aquellos casos en que la característica funcional de borrado y grabación eléctrica la hagan decisiva frente a las EPROM.

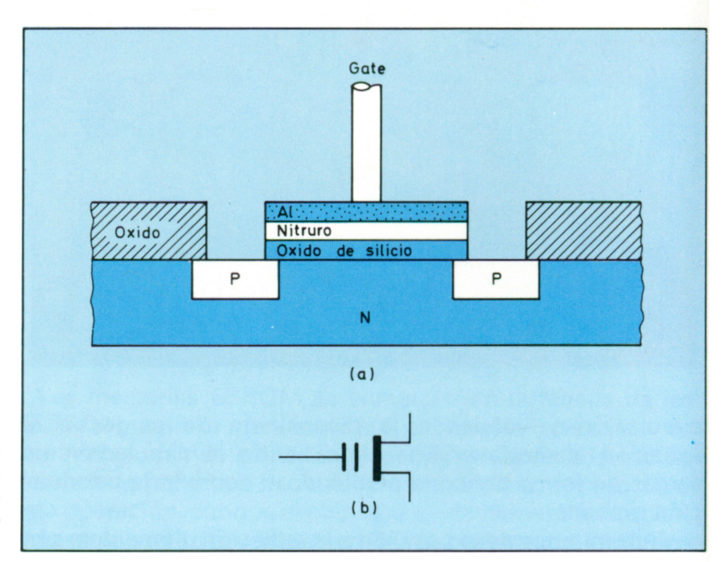
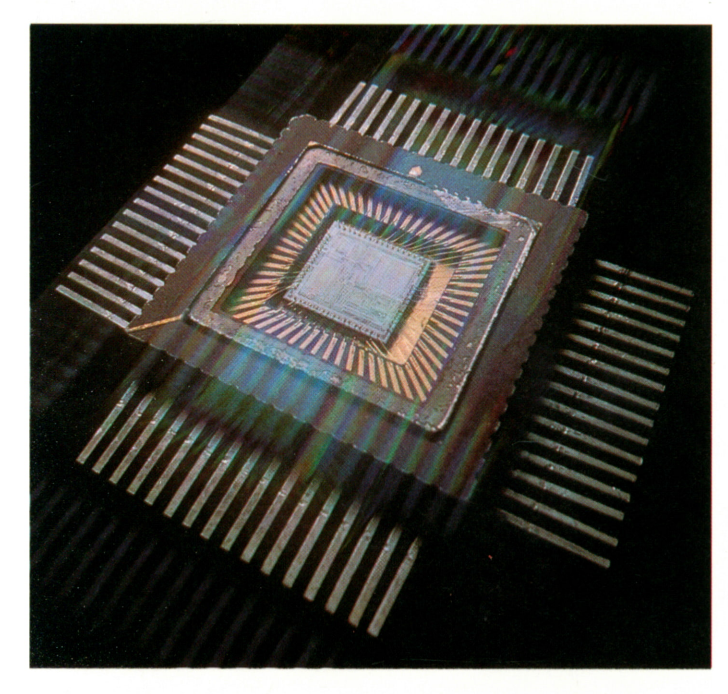


Figura 37. Corte esquemático de una célula básica de memoria MNOS y su simbología normalizada.

LAS MNOS

Las memorias MNOS son memorias que, al igual que las EEPROM, se pueden borrar eléctricamente. Las células

elementales de almacenamiento de información están formadas por estructuras monolíticas especiales. La denominación MNOS (no confundir con N-MOS), corresponde a la simplificación de la denominación de los componentes activos de las uniones que lo forman: M = metal, N = nitruro, O = óxido, S = silicio. Distintas deposiciones graduales de los componentes, forman los dispositivos MNOS; éstos configuran una estructura geométrica especial, muy significativa, tal como puede apreciarse en la figura 37.



Disposición práctica del encapsulado de un circuito integrado de amplias posibilidades. La gran cantidad de pins o patillas da idea de la complejidad interna. (Cortesía: Standard).

La base teórica por la cual estos dispositivos son capaces de almacenar información es la siguiente: Un impulso de elevado valor aplicado a la *gate* o puerta, sirve para que queden atrapados portadores de carga, electrones en este caso, entre las capas de nitruro y de óxido, permaneciendo en esta posición aun después de que tal impulso haya

desaparecido. Para que este fenómeno pueda producirse, el impulso aplicado a la puerta ha de ser positivo, con ello la fuerza de atracción originada sobre las cargas negativas permite que los electrones puedan «traspasar» la capa de silicio. Estos electrones atrapados entre las dos capas

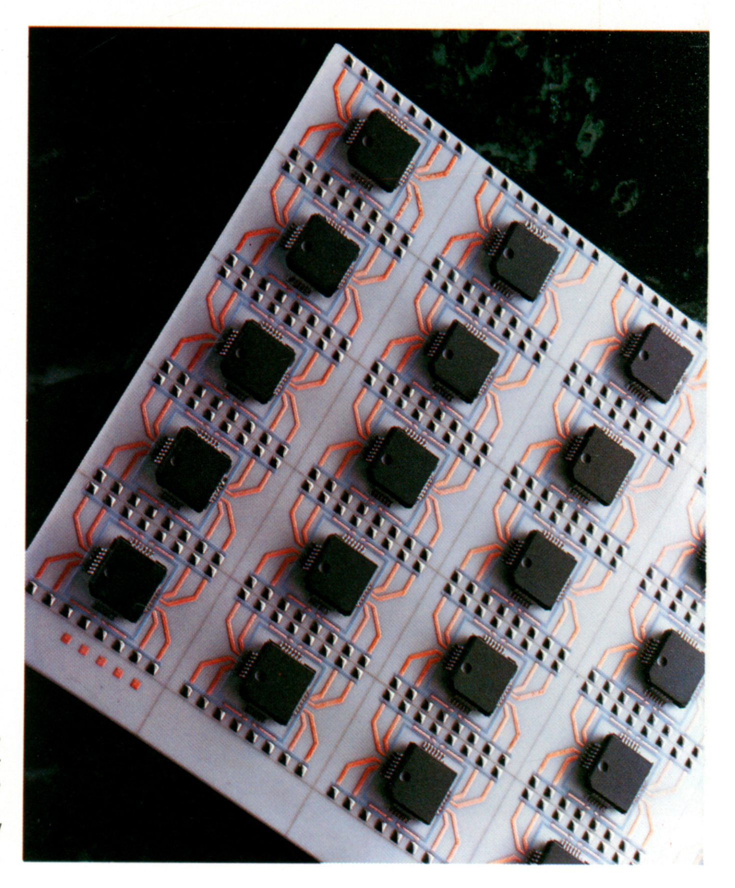


Figura 39. Conjunto de circuitos integrados montados sobre una base cerámica. (Cortesía: National Semiconductor).

señaladas anteriormente permiten que el dispositivo presente un estado de conducción que no poseía antes de ser aplicado a la puerta el impulso original que motivó el almacenamiento de la información.

Para proceder al borrado bastará aplicar a dicha puerta un

impulso negativo quien, al ejercer una fuerza eléctrica de repulsión sobre los electrones atrapados, permitirá que éstos se liberen atravesando de nuevo la capa de aislamiento que les mantenía cautivos y regresando de nuevo en estado de desorden dentro del sustrato N que los contenía. Esta operación cancela la información almacenada que mantenía el nodo o célula de memoria.

La comercialización de estos circuitos integrados de grabación y borrado eléctrico se efectuó a partir de la segunda mitad de la década de los setenta y es posible que su evolución y desarrollo tecnológico permita construir, a partir de las MNOS, verdaderas memorias RAM no volátiles, lo cual significaría un paso adelante muy importante.

Hoy por hoy, su elevado coste no permite aún sustituir a las RAM dinámicas, a pesar de su inconveniente volatilidad.

OTRAS MEMORIAS REPROM

Varias nuevas tecnologías han sido y son estudiadas para construir dispositivos capaces de almacenar información, incluyendo la característica de que tal información pueda ser borrada, quedando con ello el dispositivo listo de nuevo para que, si se desea, pueda ser grabado otra vez. A pesar de que no tienen una considerable implantación en el mercado, las memorias de cristal semiconductor constituyen, aparentemente, la vía con mayor probabilidad de éxito comercial. Cada una de las células de almacenamiento está constituida por un complejo cristal que modifica grandemente, de forma estable y reversible, su estructura cristalina, manteniendo dos estados físicos distintos que presentan dos estados de conducción eléctrica también distintos. Teniendo en cuenta que la modificación de las características eléctricas de conducción del cristal obedece a una modificación de su estado físico, la estabilidad de cada uno de sus estados está plenamente garantizada por tratarse de estados cristalinos estables del propio material semiconductor. Los dispositivos de cristal semiconductor comercializados hasta la fecha son considerablemente lentos.

LAS MEMORIAS CAM

Las memorias CAM deben su nombre a su denominación

inglesa *Content Adressable Memory*, que significa *memoria direccionable por su contenido.* En este tipo de memorias es la propia información la que sirve para direccionarla, por ello deja de tener sentido el binomio dirección-contenido para conocer la información almacenada en una determinada posición de la memoria.

En realidad, las memorias CAM son memorias RAM pero con una lógica integrada en el mismo dispositivo que es la que le proporciona la característica funcional referida.

Para comprender la operatoria e importancia de las memorias CAM, se expone a continuación un sencillo ejemplo de utilización bastante representativo de las aplicaciones reales que tienen este tipo de memorias.

Supóngase que una entidad bancaria tiene almacenado en sus ordenadores el nombre, el número de sucursal y de cuenta corriente de cada uno de sus clientes. Un sistema basado en un tipo de memoria convencional, para conocer todos aquellos clientes que se apelliden García, deberá listar por orden alfabético los apellidos de sus clientes separando los que se apelliden García, pero todos estos listados arrastrarán la información de los números de sucursal y cuenta corriente de todos ellos, información, por lo dicho, innecesaria para el uso que la entidad bancaria pretendía disponer. Este arrastre de información innecesaria, como el lector puede suponer, significa una considerable pérdida de tiempo y, por ello, de efectividad del sistema. Con una memoria CAM la búsqueda de datos se podría hacer en paralelo, eso es, aislando la información deseable de la innecesaria.

Este sistema es posible gracias a la lógica integrada dentro de la CAM que permite, de forma automática, prescindir de aquellos contenidos que no van a ser utilizados. Las principales aplicaciones de las CAM son, debido a esta propiedad, las del *tratamiento de ficheros.*

LAS MEMORIAS ACOPLADAS POR CARGA CCD

Las memorias acopladas por carga forman parte de los dispositivos generalmente denominados de *transferencia de carga*, o CCD, como síntesis de su denominación inglesa. En estos dispositivos, el posicionamiento de los portadores de

carga, en función de las polarizaciones aplicadas, constituye la base de su funcionamiento. Actuando de forma adecuada sobre estas polarizaciones, se pueden desplazar cargas eléctricas hacia los lugares que se desee modificando, con ello, las condiciones de conducción de los dispositivos. El aprovechamiento de esta cualidad como capacidad de almacenamiento de información, constituye la razón por la que los dispositivos CCD son utilizados como memorias.

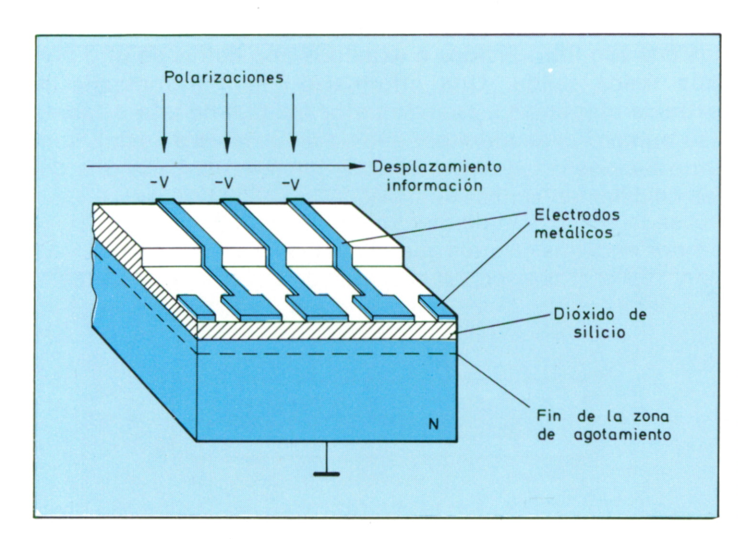


Figura 40. Estructura de una memoria CCD donde se aprecian los electrodos y el principio de funcionamiento correspondiente a tres bits.

Las memorias CCD, por su propia estructura, son memorias serie, esto es, la información debe ser introducida y extraída bit a bit. Su proliferación comercial está basada en el bajo coste de estos dispositivos a pesar de su relativa lentitud. La densidad de almacenamiento de las CCD es bastante alta y, debido a su estructura serie, se utilizan especialmente como *registros*. Un registro es una pequeña memoria que se usa principalmente para almacenar información de tipo temporal ya que dicha información será usada preferentemente para efectuar cálculos, sea como datos intermedios o como finales de las operaciones efectuadas.

El consumo de las memorias CCD es muy bajo, como corresponde a una tecnología unipolar, siendo ésta otra de sus cualidades más apreciables.

LAS LIFO. ESTRUCTURA Y FUNCIONAMIENTO

Como se ha señalado en el apartado anterior, un registro es una pequeña memoria que se usa preferentemente para almacenar temporalmente datos que se están manejando, evitando de esta forma tener que acceder de forma continuada a la memoria central. Los registros pueden ser de tipo serie o paralelo, según que la información pueda ser introducida y/o extraída de cualquiera de las dos formas. Una información será introducida o extraída en serie, cuando los bits son introducidos o extraídos uno detrás de otro por una única salida. Una información será introducida o extraída en paralelo, cuando todos los bits de una palabra, (su número dependerá por ello de la longitud de ésta), son introducidos o extraídos simultáneamente de cada una de las celdillas de almacenamiento.

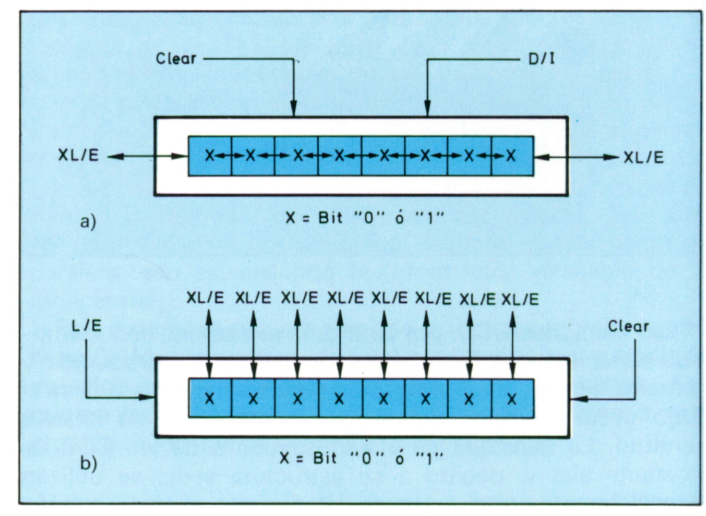


Figura 41. a) Diagrama sinóptico de un registro serie; XL/E = dato para ser leido o escrito; D/I = orden de desplazamiento a derecha o izquierda; b) De un registro paralelo; XL/E = dato para ser leido o escrito; L/E = orden de lectura o escritura.

La figura 41 ilustra gráficamente estos dos conceptos. Para seguir progresando en el estudio de las memorias LIFO, es conveniente introducir el concepto de *pila* de memoria. Una pila, constituye un conjunto de registros debidamente ordenados o apilados, de ahí su denominación

aparentemente vulgar. Dado que cada uno de los registros deberá contener una palabra de una determinada longitud, el número de celdillas de cada uno de ellos deberá tener el número de bits de las palabras constituyendo, a la vez, el número de columnas de la matriz de la memoria.

El número de registros que constituyen el apilamiento o pila forman, por ello, el número de filas. Ver en la figura 42, la representación de una pila.

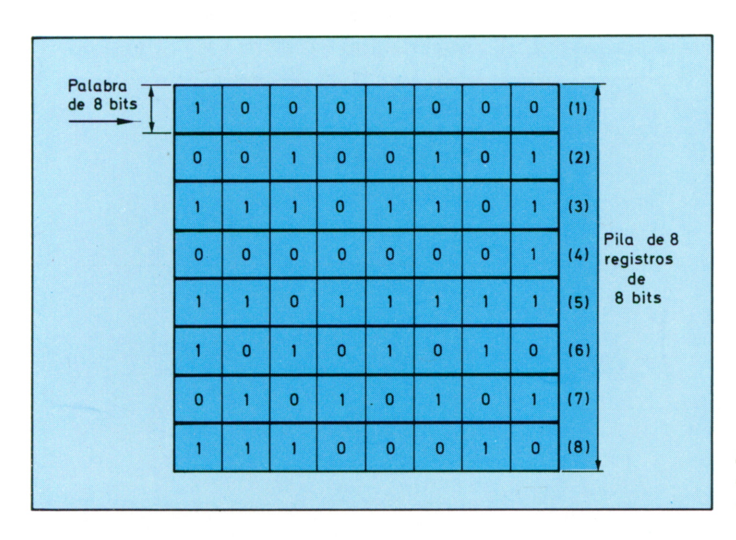


Figura 42. Representación de una pila de 8 registros de 8 bits cada uno.

Evidentemente, la ordenación y acceso a las pilas no puede hacerse de una forma aleatoria porque, en este caso, el hecho de apilar no tendría sentido. Por ello, las pilas están estructuradas de forma que una vez contengan una determinada información, su acceso se pueda conseguir de alguna forma determinada preestablecida y perfectamente controlada.

Las LIFO son, pues, memorias pila que poseen la característica de que la última información que se introduce es la primera que se extrae. Un símil de una memoria LIFO es la de un cubo en el que se van introduciendo cartulinas de diferentes colores, de igual dimensión que la base, una encima de otra; cuando el cubo esté lleno, evidentemente, la primera cartulina que se podrá extraer será la del último color

introducido. La denominación LIFO se corresponde con su denominación inglesa, *Last In, First Out*, o sea, lo primero que entra es lo último que sale.

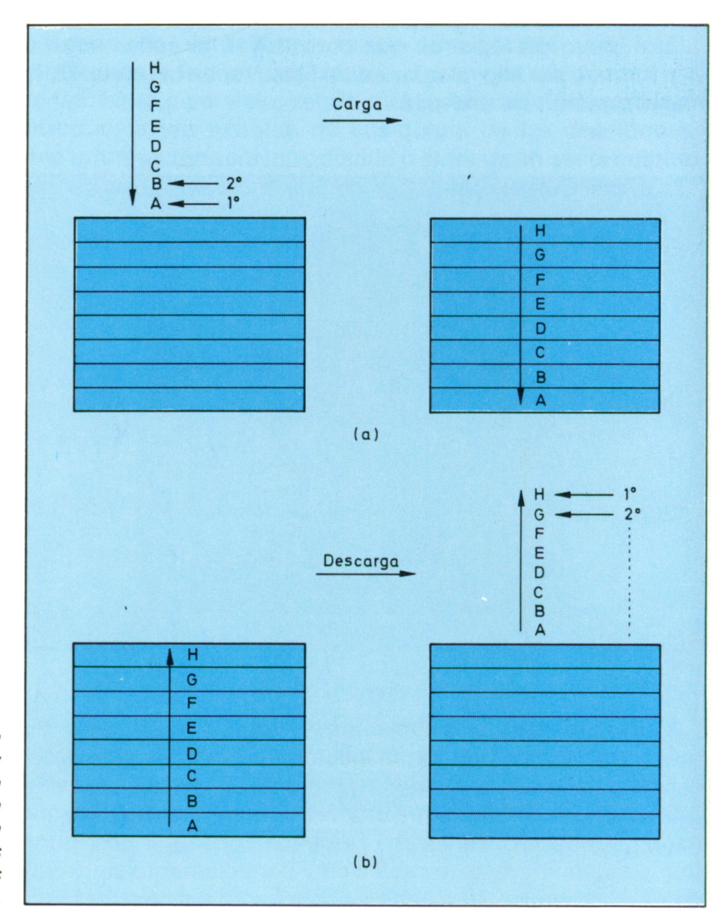


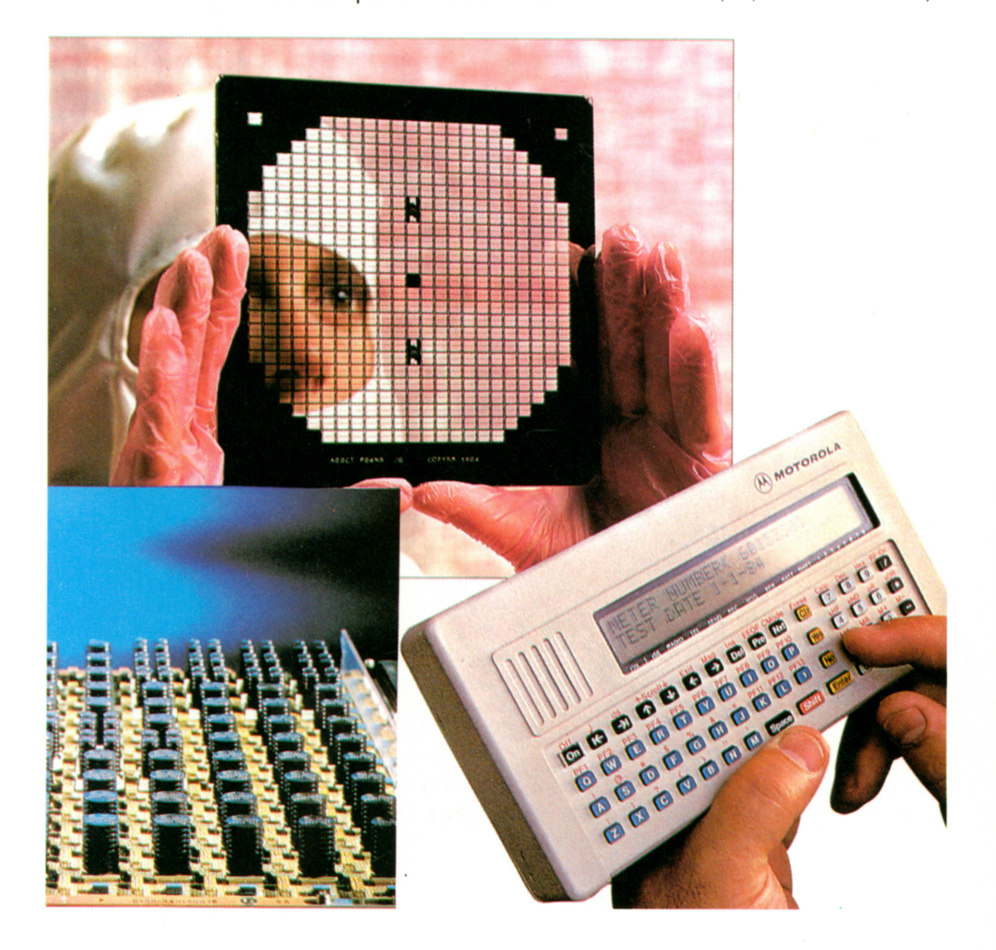
Figura 43. Representación gráfica de la carga y descarga de la información contenida en una memoria LIFO. Cada una de las barras rectangulares horizontales representa un registro.

LAS FIFOS. ESTRUCTURA Y FUNCIONAMIENTO

Una vez se han introducido en el apartado anterior los conceptos básicos de las memorias pilas, resulta muy

sencillo explicar a continuación, en qué consisten las memorias FIFO. Para ello se va a utilizar el mismo ejemplo de las cartulinas y el cubo usado anteriormente.

Si se recuerda la situación referida antes, una vez lleno el cubo, al pretender sacar una cartulina de su interior, debía procederse extrayendo primero la última cartulina introducida. Imagínese, no obstante, que el citado cubo está destapado por la parte opuesta a la que se han ido introduciendo las cartulinas de forma que, cuando dicho cubo está lleno, van saliendo por la parte opuesta a la que han entrado las cartulinas que se habían ido introduciendo,



La inspección que se efectúa sobre las máscaras que forman los circuitos de memoria a semiconductor debe exaustiva, ello proporciona una gran calidad en el producto final, que encuentra cantidad de aplicaciones (ordenadores, calculadoras, etc. (Cortesía: Motorola).

esto es, sale en primer lugar la primera que se había introducido y así sucesivamente.

Este tipo de dispositivo, trasladado ya al terreno de las memorias pila, se denomina una estructura de memoria FIFO, (*First In, First Out*), ya que la primera palabra que entra es la primera que sale. Obsérvese la estructura de este tipo de memorias en la figura 45.

Dado que las entradas y salidas de información de las FIFO pueden ser considerablemente distintas, este tipo de memorias son muy empleadas para adaptar sistemas o

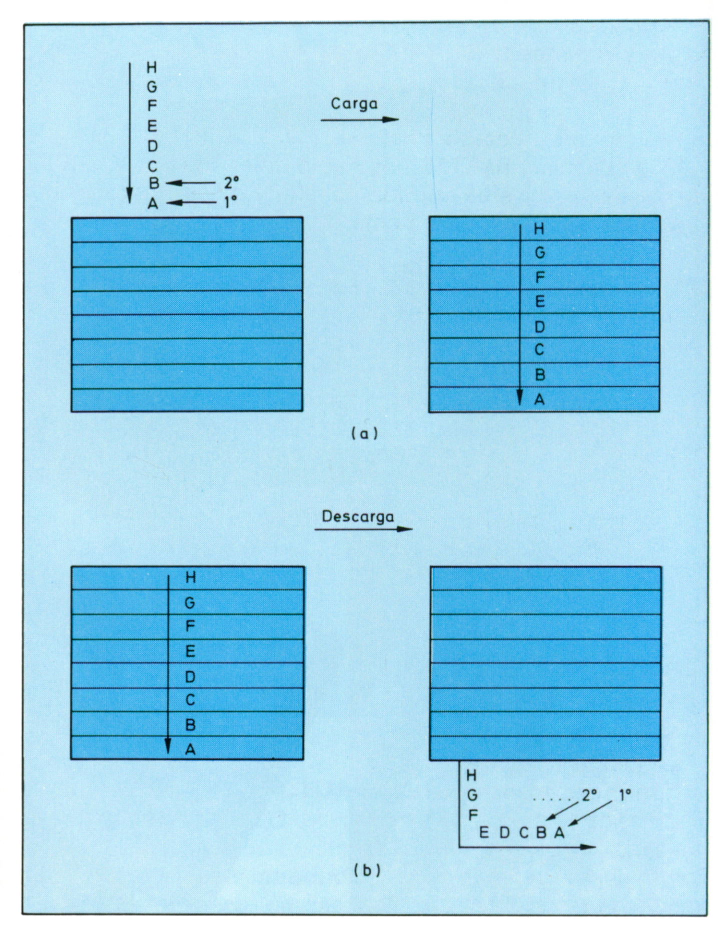


Figura 45. Representación gráfica de la carga y descarga de la información contenida en una memoria FIFO. Cada una de las barras rectangulares horizontales representa un registro.

periféricos que funcionan a distintas velocidades, actuando las FIFO a modo de fuelle o adaptador entre distintos equipos.

CONSIDERACIONES TECNICAS RESPECTO A LA UTILIZACION DE MEMORIAS DE ACCESO ALEATORIO

Para efectuar un estudio práctico de la problemática técnica que se presenta al usar memorias RAM se ha escogido un dispositivo muy frecuente en el mercado, el circuito integrado TMS 4062 y su homólogo TMS 4063. Este circuito integrado es una memoria de 1 k bit, esto es, de 1.056 palabras de un bit.

El tiempo de acceso es de 150 ns y su tiempo de ciclo 290 ns. La memoria TMS 4063 sólo difiere de la TMS 4062 en que las patillas de entrada de reloj y de selector de chip están conectadas internamente.

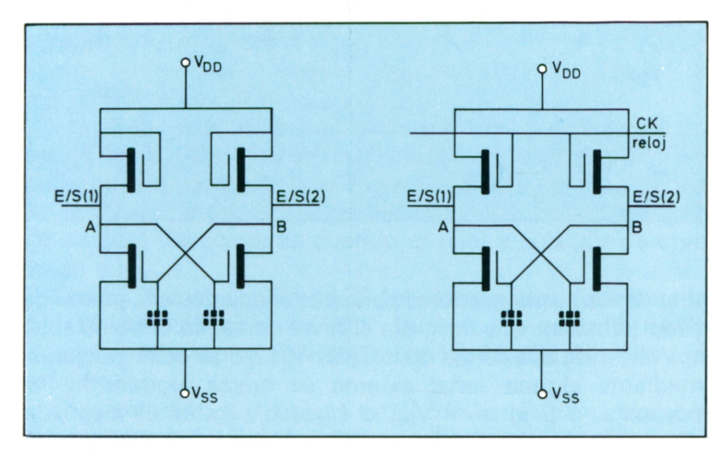


Figura 46. a) Célula elemental de memoria RAM estática; b) RAM dinámica.

La célula básica está constituida por cuatro transistores, según puede verse en la figura 46. La lectura de la información almacenada es «no destructiva», pero como se trata de un dispositivo dinámico es necesario refrescar la información periódicamente para evitar su borrado. Para reducir el consumo, las memorias dinámicas presentan una

estructura como la de la figura 47, con ello, cuando el impulso de reloj está a V_{DD} la célula de memorización opera como si se tratara de un dispositivo estático, mientras que cuando el nivel del reloj está a V_{SS}, la célula está desconectada de la alimentación V_{DD} y no pasa corriente a través de ningún transistor, siendo almanceada la información en cada

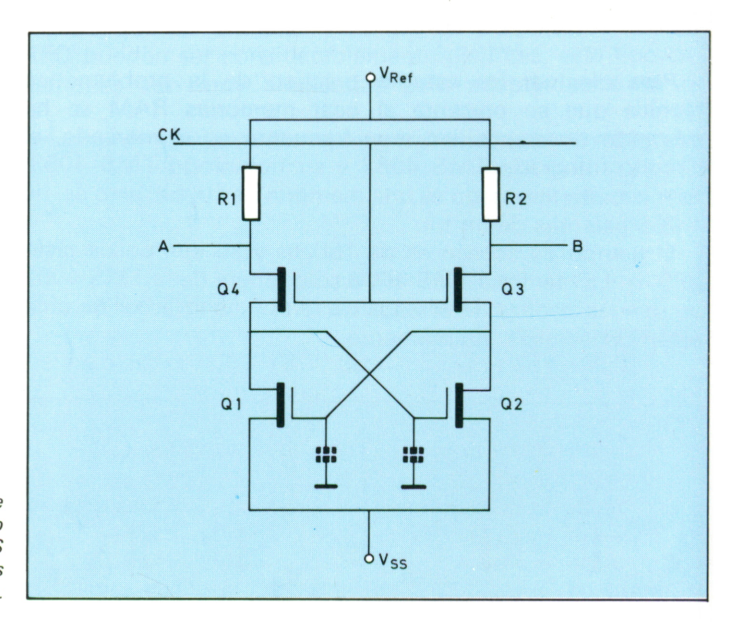


Figura 47. Célula de memoria del circuito integrado modelo TMS 4062/3 de la firma Texas Instruments.

uno de los condensadores parásitos asociados a la puerta de cada transistor que controla el nivel de salida del biestable.

Volviendo a la célula de la TMS 4062/3 se observa que, si mediante alguna señal externa se fuerza alguno de los puntos *A* ó *B* al nivel V_{SS}, el biestable habrá almacenado determinada información según se aplique V_{SS} a *A* o a *B*. Para leer esta información será preciso detectar la corriente que fluye del punto *A* ó *B* a la V_{REF} cuando la célula está direccionada. Esta función de lectura mediante la detección de la corriente señalada suele efectuarse mediante circuitos lógicos convencionales o bien a través del circuito integrado 75370 especialmente concebido para este menester.

La memoria está presentada en forma de matriz de 32 filas

por 32 columnas (32 × 32 = 1.024). Los bits de dirección A_0, A_1, A_2, A_3, A_4, A_5, A_6, A_7, A_8, A_9, están divididos en dos grupos A_0, A_1, A_2, A_3, A_4 y A_5, A_6, A_7, A_8, A_9. El primer grupo se usa para seleccionar las filas y el segundo las columnas a través de decodificadores (figura 48). El impulso de reloj pilota las 32 células de la fila seleccionada. Al mismo tiempo el selector de chip conecta la columna seleccionada de 32 células al canal de acceso de información, la cual aparecerá externamente a través de la línea entrada/salida (E/S). Durante el período de refresco, de aproximadamente 2 ms, las 32 filas han de ser direccionadas y refrescadas al menos una vez con lo que podrá mantenerse la información.

Las conexiones de salida de estos dispositivos TMS 4062/3, pueden agruparse de la siguiente forma:

Direcciones. Consisten en las 10 entradas A_0 a A_9 correspondientes a la codificación de cada una de las direcciones de las 1.024 células.

Señales de reloj. El reloj propiamente dicho, el selector de chip y el reset.

Las líneas de entradas-salidas (E/S). Son usadas para leer información de las células o escribir información en las células.

Pins o conexiones de alimentación. $V_{SX} = 22{,}5$ V; $V_{SS} = 20$ V; $V_{REF} = 7$ V; $V_{DD} = 0$ V.

Las direcciones. Pueden dividirse en dos grandes grupos, las X y las Y. Cada uno de los grupos que direccionan filas y columnas, tal como se dijo antes, A_0 a A_4 y A_5 a A_9 deben estar activados durante el período de reset. Solamente una célula será direccionada cuando el reloj y selector de chip estén a V_{DD}.

El reloj. Activa una fila de 32 células que está determinada por el decodificador de fila. Durante el período de la duración del impulso del reloj, todas las células de la fila son refrescadas.

El selector de chip. Es una señal con la misma cadencia y ritmo que la señal de reloj. Esta señal conecta los puntos *A* y *B* de la célula seleccionada a las líneas de entrada/salida.

El reset. Produce las conexiones internas y de las líneas de salida para ser rearmadas después de cada ciclo de lectura, escritura o refresco.

Los ciclos de operación que se producen en estas memorias son tres: de *lectura,* de *escritura* y de *refresco.*

En el ciclo de lectura la información de la célula

seleccionadas por la dirección A_0. A_9 aparece en la línea I/O un corto tiempo después del flanco de bajada del impulso selector del chip.

El ciclo de escritura es similar al de lectura excepto en que una de las líneas E/S ha sido forzada a V_{SS} durante el período de reloj, con el fin de escribir la información. (Revisar la célula básica que se mostraba en la figura 47).

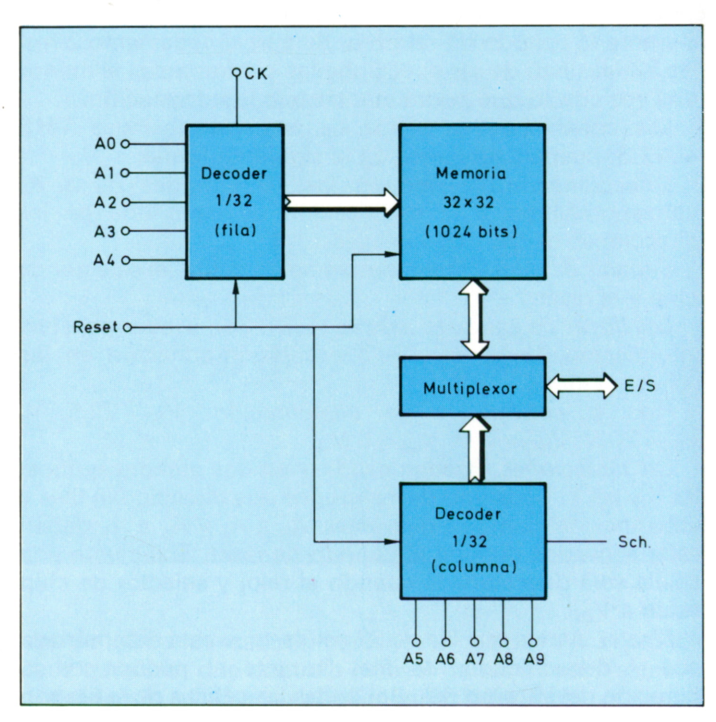


Figura 48. Diagrama de bloques de la memoria modelo TMS 4062.

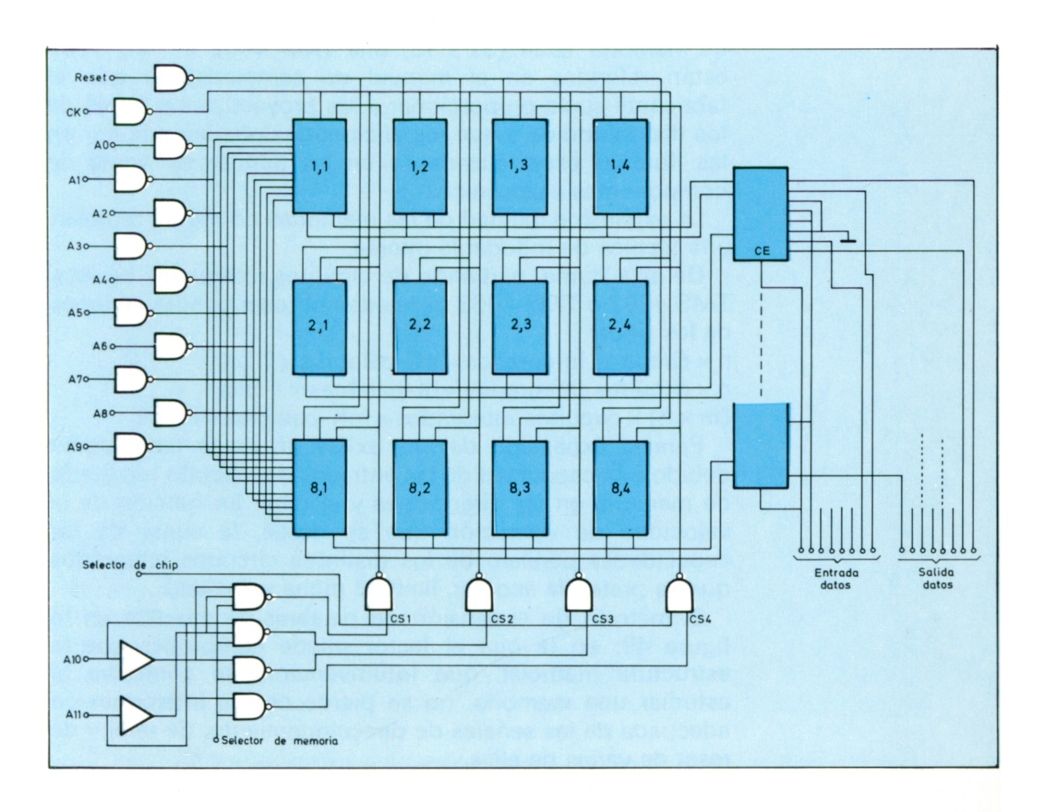
El ciclo de refresco, como se señaló entes, es preciso para mantener la información almacenada en la célula. La operación de refresco de una memoria de 1.024 bits (32×32) requiere 32 impulsos dentro de los 2 ms del período de refresco. Si se conectan simultáneamente más de una unidad de memoria, será preciso interconectar, a la vez, todas ellas. El ciclo de refresco es idéntico a un ciclo de lectura pero sin la señal de selección de chip.

Las características estáticas de estas unidades de memoria se pueden resumir sabiendo que precisan de tres tensiones de alimentación; a saber: V_{REF}, V_{SX} y V_{SS}. De ellas V_{SS} se conectará a masa, es decir a 0 V.

Las pistas de las alimentaciones deben estar desacopladas, lo más cerca posible de la memoria, mediante condensadores de tántalo, cuidando muy especialente de la efectividad de la masa. En estado de reposo la potencia consumida por la memoria es de, aproximadamente, 2 mW, mientras que cuando funciona a la mayor velocidad permitida puede alcanzar 120 mW de consumo.

En cuanto a sus características dinámicas, la duración de un ciclo completo de la memoria es del orden de 290 ns. Una forma de acortar este tiempo de ciclo completo hasta los 250 ns se puede conseguir disminuyendo por un lado la

Figura 49. Organización para la expansión de memoria de 8 k palabras de 8 bits.



duración del impulso de reset a 90 ns y aplicando una señal de reset de −5 V en lugar de los 0 V señalados antes. Esta nueva tensión puede obtenerse a partir de una nueva fuente −5 V o bien aumentando las otras señales en 5 V más.

El tiempo de acceso crece rápidamente si V_{SS} está por debajo de 18 V aunque dicha variación del tiempo de acceso es más sensible a las variaciones de V_{REF}.

Como el lector sabe, las entradas a los dispositivos MOS son esencialmente capacitivas, por lo que la atención a las capacidades de entrada constituye uno de los mayores quebraderos de cabeza para los proyectistas al usar estos tipos de memorias. Para unos valores de entrada iguales a los de V_{SS}, las capacidades de entrada son: para las direcciones, de 2,5 a 3,5 pF; para el reset, de 30 a 40 pF; para el reloj, de 15 a 18 pF; para el selector de chip, también de 15 a 18 pF y para las entradas/salidas (E/S), de 2,5 a 3,5 pF.

Otras características dinámicas y estáticas de las unidades de memoria 1024 (32 × 32) bits TMS 4062 o TMS 4063 están referidas en el manual de características que el fabricante suele proporcionar a los proyectistas a través de los distribuidores o que los aficionados pueden adquirir en las librerías especializadas o en las tiendas de venta de componentes electrónicos.

La expansionabilidad de las memorias configura también una técnica de indudable interés.

De esta forma, partiendo de circuitos integrados básicos TMS 4062 o TMS 4063 se pueden obtener configuraciones de los tipos:

n × circuitos integrados = nK-palabras × 1 bit
n × circuitos integrados = IK-palabras × n bits
(m × n) × circuitos integrados = mK-palabras × n bits

Para la expansión de bits existe un límite tecnológico debido a la capacidad de las entradas del circuito integrado de memoria en las direcciones y el reloj. En función de la velocidad de operación que se desee, la suma de las capacidades paralelo de los distintos circuitos integrados que se pretenda acoplar, limitará dicha velocidad.

El método de expansión de palabras se muestra en la figura 49, en la que el lector puede comprobar que la estructura matricial, que intuitivamente se configura al estudiar una memoria, no se pierde con la interconexión adecuada de las señales de direccionamiento, de reloj y de reset de varias de ellas.

